



Élvio Vítor Abreu Mendes

Licenciado em Ciências da Engenharia Electrotécnica
e de Computadores

Oscilador CMOS para Espectroscopia de Impedâncias

Dissertação para Obtenção do Grau de Mestre em
Engenharia Electrotécnica e de Computadores

Orientador: Prof. Dr. Luís Augusto Bica Gomes de Oliveira,
Prof. Auxiliar com Agregação, Universidade Nova
de Lisboa

Júri

Presidente: Prof. Dr. Pedro Miguel Ribeiro Pereira

Arguentes: Prof. Dr. João Pedro Abreu de Oliveira

Vogais: Prof. Dr. Luís Augusto Bica Gomes de Oliveira

Setembro de 2016



FACULDADE DE
CIÊNCIAS E TECNOLOGIA
UNIVERSIDADE NOVA DE LISBOA

Oscilador CMOS para Espectroscopia de Impedâncias

Copyright © Élvio Vítor Abreu Mendes, Faculdade de Ciências e Tecnologia, Universidade Nova de Lisboa.

A Faculdade de Ciências e Tecnologia e a Universidade Nova de Lisboa têm o direito, perpétuo e sem limites geográficos, de arquivar e publicar esta dissertação através de exemplares impressos reproduzidos em papel ou de forma digital, ou por qualquer outro meio conhecido ou que venha a ser inventado, e de a divulgar através de repositórios científicos e de admitir a sua cópia e distribuição com objetivos educacionais ou de investigação, não comerciais, desde que seja dado crédito ao autor e editor.

Dedicado à minha família e amigos.

Agradecimentos

Antes de mais queria agradecer ao Departamento de Engenharia Eletrotécnica e à faculdade de Ciências e Tecnologias da Universidade Nova de Lisboa por me permitir frequentar este curso, e por proporcionar um ambiente perfeito onde pude crescer muito tanto a nível profissional como pessoal.

Quero deixar um agradecimento a todos os professores que tive, especialmente ao meu orientador Luís Oliveira por ter acreditado nas minhas capacidades, pelo seu esforço e por ter proporcionado um bom ambiente de trabalho, mostrando-se sempre disponível para me ajudar.

Queira agradecer às pessoas que me ajudaram neste trabalho, especialmente o Filipe Rodrigues, e o Fábio Vidago que me acompanhou neste percurso na área de eletrónica. Agradeço também aos meus colegas da sala de mestrado, João Henriques, Carlos Oliveira, Rúben Carvalho, o Ricardo Fitas, Filipe Viegas, Ricardo Rodrigues e o Rodrigo Fraústo pelos grandes momentos de descontração que proporcionam.

Um agradecimento especial para a Cláudia Ferreira que sempre esteve presente para me apoiar em todas as situações. Também obrigado à minha família, especialmente os meus pais, a minha avó e os meus irmãos por me terem apoiado, pois sem eles não teria frequentado a faculdade.

Um obrigado para o António Furtado que sempre me deu bons conselhos para dentro e fora do curso, e para todos os meus amigos que contribuíram para o meu bem-estar e me deram força para seguir em frente.

Resumo

Neste trabalho foi desenvolvido um oscilador CMOS em quadratura sintonizável numa gama de 1 kHz a 20 kHz para ser utilizado em um medidor de impedâncias e que poderá ser utilizado no âmbito do projeto internacional Proteus [1], utilizando a técnica de espectroscopia de impedâncias. O circuito foi implementado utilizando a tecnologia CMOS de 130 nm, e projetou-se o esquemático deste circuito assim como o *layout* do circuito final.

Foi escolhido um oscilador *RC* quase linear, designado de *Two-Integrator*. Esta topologia tem a vantagem de ter baixa distorção a baixas frequências e permite que se sintonize a frequência de oscilação apenas variando a corrente de polarização. Para obter uma frequência de oscilação baixa os transístores têm que ter baixa transcondutância, assim serão polarizados com o mínimo de corrente possível e consequentemente o circuito terá muito baixo consumo, que é fundamental em aplicações para IoT (*Internet of Things*). Utilizou-se a técnica PCDM (*Parallel Compensated Depletion-Mode*) para implementar os condensadores com transístores PMOS e assim ocupar a menor área possível. De modo a se ter uma amplitude de oscilação muito baixa nas quatro fases, implementou-se um *buffer*/atenuador para conseguir atenuar os sinais das quatro fases.

O resultado após o *layout* é um circuito com uma área de $1200 \times 429 \mu\text{m}$, um consumo de 3.18 mW e uma THD de -31.9 dB a -44 dB para uma frequência de 10 kHz a 20 kHz, respetivamente. A corrente fornecida nas fases do oscilador a uma resistência de 11 k Ω é de aproximadamente 10 nA, o que evita a oxidação dos elétrodos do medidor de impedâncias.

Palavras-chave: Espectroscopia de impedâncias, “Two-Integrator”, “MOSFET-only”, osciladores em quadratura, técnicas de medição de impedância, oscilador linear.

Abstract

In this work, a CMOS quadrature oscillator tunable in the range of 1 kHz to 20 kHz was developed to be used in an impedance meter and that could be used in the international project Proteus [1], using the technique of impedance spectroscopy. The circuit is implemented utilizing 130 nm CMOS technology and the schematic of this circuit is design as well as the layout of the final circuit.

A quasi-linear RC oscillator designated Two-Integrator was selected. This topology has the advantage of having low distortion at low frequencies and it allows to tune the frequency of oscillation only by varying the bias current. It is intended that the transistors have low transconductance, thus low current, and consequently the circuit will have low power consumption, which is required for IoT (Internet of Things) applications. The technique PCDM is used to implement the capacitors with PMOS transistors and thus occupy the smallest possible area. In order to have a very low oscillation amplitude at the four phases, a buffer/attenuator is implemented to attenuate the signals.

The result after the layout is a circuit with an area of $1200 \times 429 \mu\text{m}$, a consumption of 3.18 mW and a THD of -44 dB to -31.9 dB at a frequency of 10 kHz to 20 kHz, respectively. The current supplied by the phases of the oscillator to a resistance of 11 k Ω is approximately 10 nA, which prevents the oxidation of the electrodes of the impedance meter.

Keywords: Impedance Spectroscopy, Two-Integrator, MOSFET-only, Quadrature oscillators, impedance measurement techniques, linear oscillator.

Índice Geral

Agradecimentos	v
Resumo	vii
Abstract	ix
Índice Geral.....	xi
Índice de Tabelas	xiii
Índice de Figuras	xvii
Lista de Acrónimos.....	xxiii
1 Introdução	1
1.1 Contexto e Motivação	1
1.2 Organização.....	2
1.3 Contribuições principais.....	3
2 Sistema	5
2.1 Aplicação.....	5
2.2 Espectroscopia Eletroquímica de Impedâncias	11
2.3 Correlação Sinusoidal Digital.....	14
2.4 Discussão e Conclusão	17
3 Osciladores	19
3.1 Critério de Barkhausen	19
3.2 Ruído de Fase	21
3.3 Osciladores	27
4 Oscilador baseado em dois Integradores	37
4.1 Introdução.....	37
4.2 Análise de esquemático	37

4.3	Projeto do circuito	46
5	Simulações Elétricas	63
5.1	Esquemático	63
5.2	<i>Layout</i>	75
5.3	Post_Layout.....	77
5.4	Comparação com o estado de arte	87
6	Trabalho Futuro	89
7	Conclusão.....	92
	Referências	95

Índice de Tabelas

Tabela 2-1 Comparação entre Espectroscopia Eletroquímica de Impedâncias e Correlação Sinusoidal Digital.....	18
Tabela 4-1 Correntes de Polarização de sintonização do oscilador.....	55
Tabela 4-2 Parametrização do Integrador.....	60
Tabela 4-3 Parametrização das Fontes de Corrente.....	60
Tabela 4-4 Parametrização do <i>Buffer</i> e Pads	61
Tabela 4-5 Valores de corrente para sintonização do oscilador nas várias frequências	61
Tabela 5-1 Valores da THD do esquemático.....	73
Tabela 5-2 Valores da THD do layout.....	86
Tabela 5-3 Comparação do <i>Two-Integrator</i> com o estado da arte	87

Índice de Figuras

Figura 1.1 Diagrama de espectroscopia de impedâncias, adaptado de [2].	1
Figura 2.1 Relação entre pressão (profundidade), temperatura, condutividade e salinidade, retirado de [5].	6
Figura 2.2 Representação geral da dupla camada formada na interface metal-eletrólito, retirado de [7].	7
Figura 2.3 Circuito equivalente a baixas frequências de uma célula, adaptado de [5].	8
Figura 2.4 Circuito equivalente de uma célula para médias frequências, retirado de [5].	9
Figura 2.5 Esquema elétrico equivalente da célula com 4 elétrodos e com equipamento de medida, retirado de [5].	10
Figura 2.6 Janela de salinidade [5].	11
Figura 2.7 Técnica de correlação digital, retirado de [9].	14
Figura 2.8 Esquemático de um analisador de resposta em frequência <i>Solartron</i> , adaptado de [9].	15
Figura 2.9 Correlação digital complexa, retirado de [9].	16
Figura 2.10 Efeito do número de integrações no processo de correlação, retirado de [9].	17
Figura 3.1 Saída sinusoidal de um oscilador, no domínio do tempo e frequência, adaptado de [4].	20
Figura 3.2 Diagrama de blocos de um sistema realimentado, adaptado de [4].	20
Figura 3.3 Espectro da saída de um oscilador, com ruído de fase, adaptado de [4].	22
Figura 3.4 Faixa lateral de ruído de uma harmónica [10].	23
Figura 3.5 Fator Q relativamente a largura de banda do sinal, adaptado de [11].	24
Figura 3.6 Definição de fator Q num sistema de segunda ordem [4].	25
Figura 3.7 Diagrama de blocos do oscilador com relaxação, adaptado de [4].	28
Figura 3.8 Forma de onda do oscilador com relaxação, adaptado de [4].	28
Figura 3.9 Implementação do Circuito <i>Schmitt-trigger</i> , adaptado de [4].	29

Figura 3.10 Forma de onda do Integrador e função transferência do <i>Schmitt-trigger</i> , adaptado de [4].	29
Figura 3.11 Saída do oscilador com relaxação, adaptado de [4].	30
Figura 3.12 Modelo de alto nível de um oscilador <i>LC</i> , adaptado de [12].	31
Figura 3.13 Oscilador <i>LC</i> , adaptado de [12].	32
Figura 3.14 Oscilador <i>Two-integrator</i> com <i>hard-limiter</i> , adaptado de [4].	33
Figura 3.15 Saídas do integrador com as constantes do integrador iguais, adaptado de [4].	34
Figura 3.16 Saídas do integrador com as constantes do integrador diferentes, adaptado de [4].	35
Figura 3.17 Oscilador <i>Two-Integrator</i> com <i>soft-limiter</i> , adaptado de [4].	36
Figura 3.18 Oscilador <i>Two-Integrator</i> com saída sinusoidal, adaptado de [4].	36
Figura 4.1 Implementação do circuito <i>Two-Integrator</i> , adaptado de [4].	38
Figura 4.2 Modelo linear do circuito <i>Two-Integrator</i> , adaptado de [4].	39
Figura 4.3 Polarização de transístor PMOS na zona de depleção, adaptado de [13].	41
Figura 4.4 Curva da capacidade C_{GB} em função da tensão V_{GB} (<i>Gate-Bulk</i>) para diferentes valores de V_{SB} .	41
Figura 4.5 Esquemático de um MOSCAP em modo de compensação paralelo, adaptado de [13].	43
Figura 4.6 Visualização de efeito de compensação teórico de um PCDM-MOSCAP de canal P, adaptado de [13].	44
Figura 4.7 Curvas CV_{AB} para diferentes tensões de polarização do substrato (V_{SB}).	45
Figura 4.8 Residual da capacidade dependente da tensão V_{AB} , adaptado de [13].	45
Figura 4.9 Esquemático do PCDM_MOSCAP utilizado com transístores PMOS.	46
Figura 4.10 Esquemático do integrador.	47
Figura 4.11 Esquemático do <i>Two-Integrator</i> com o Buffer atenuador.	48
Figura 4.12 Esquemático do circuito atenuador implementado com um seguidor de fonte.	49
Figura 4.13 Esquemático do nível TOP do oscilador e modelo equivalente da célula, com circuito para do <i>Test-Bench</i> .	50
Figura 4.14 Esquema equivalente da célula	51
Figura 4.15 Esquemático do PCDM_MOSCAP utilizado com transístores PMOS, assumindo $V_{GB}=0.8$ V.	52
Figura 4.16 Valores da capacidade do MOSCAP, com a variação da tensão aplicada.	53
Figura 4.17 Valor da corrente (I) em função da largura do canal (W) num espelho de corrente.	56

Figura 4.18 Valores da corrente de polarização no díodo e no espelho de corrente para sintonização da frequência.....	58
Figura 5.1 Tensão transiente diferencial do esquemático a 1 kHz.	64
Figura 5.2 Tensão transiente diferencial do esquemático a 5 kHz.	64
Figura 5.3 Tensão transiente diferencial do esquemático a 10 kHz.	65
Figura 5.4 Tensão transiente diferencial do esquemático a 20 kHz.	65
Figura 5.5 Corrente transiente do esquemático a 1kHz.....	66
Figura 5.6 Corrente transiente do esquemático a 5 kHz.....	67
Figura 5.7 Corrente transiente do esquemático a 10 kHz.....	67
Figura 5.8 Corrente transiente do esquemático a 20 kHz.....	68
Figura 5.9 Fases do sinal transiente do esquemático a 1kHz.	68
Figura 5.10 Fases do sinal transiente do esquemático a 5 kHz.	69
Figura 5.11 Fases do sinal transiente do esquemático a 10 kHz.	69
Figura 5.12 Fases do sinal transiente do esquemático a 20 kHz.	70
Figura 5.13 THD _R em função de THD _F , adaptado de [16].....	71
Figura 5.14 THD do sinal diferencial do esquemático a 1 kHz.	72
Figura 5.15 THD do sinal diferencial do esquemático a 5 kHz.	72
Figura 5.16 THD do sinal diferencial do esquemático a 10 kHz.	73
Figura 5.17 THD do sinal diferencial do esquemático a 20 kHz.	73
Figura 5.18 Ruído de fase do esquemático a 20 kHz.	74
Figura 5.19 Vista do <i>layout</i> do circuito final, com as dimensões finais de 1200×429 μm.	76
Figura 5.20 Sinais do oscilador a 20 kHz com os parasitas $C+CC$	77
Figura 5.21 Fases do oscilador a 20 kHz com os parasitas $C+CC$	78
Figura 5.22 TDH do sinal diferencial do oscilador a 20 kHz com os parasitas $C+CC$. ..	78
Figura 5.23 Ruído de fase do oscilador a 20 kHz com os parasitas $C+CC$	79
Figura 5.24 Sinais do oscilador a 20 kHz com os parasitas $R+C+CC$	80
Figura 5.25 Fases do oscilador a 20 kHz com os parasitas $R+C+CC$	81
Figura 5.26 Sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$	81
Figura 5.27 Sinal diferencial do oscilador a 5 kHz com os parasitas $R+C+CC$	82
Figura 5.28 Sinal diferencial do oscilador a 10 kHz com os parasitas $R+C+CC$	82
Figura 5.29 Sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$	83
Figura 5.30 THD do sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$	84
Figura 5.31 THD do sinal diferencial do oscilador a 5 kHz com os parasitas $R+C+CC$	84

Figura 5.32 THD do sinal diferencial do oscilador a 10 kHz com os parasitas $R+C+CC$	85
Figura 5.33 THD do sinal diferencial do oscilador a 20 kHz com os parasitas $R+C+CC$	85
Figura 5.34 Ruído de fase do oscilador a 20 kHz com os parasitas $R+C+CC$	86

Lista de Acrónimos

DST	Data Storage Tag
LO	Local Oscillator
PSU	Practical Salinity Unit
DST	Data Storage Tag
AC	Alternating Current
DC	Direct Current
CNR	Carrier-to-Noise-Ratio
PTN	Pressão e Temperatura Normais
THD	Total Harmonic Distortion
DRC	Design Rule Check
LVS	Layout Versus Schematic
LPE	Layout Parameter Extraction
ISCAS	International Symposium on Circuits And Systems
PCDM	Parallel Compensated Depletion-Mode
MOSCAP	Metal Oxide Semiconductor Capacitor
FFT	Fast Fourier Transform

1 Introdução

1.1 Contexto e Motivação

Esta tese tem como objetivo o estudo e implementação de um oscilador CMOS em quadratura sintonizável para uma gama de baixas frequências, que corresponde a um bloco de um medidor de impedâncias, utilizando a técnica de espectroscopia de impedâncias como representado no diagrama de blocos da figura 1.1.

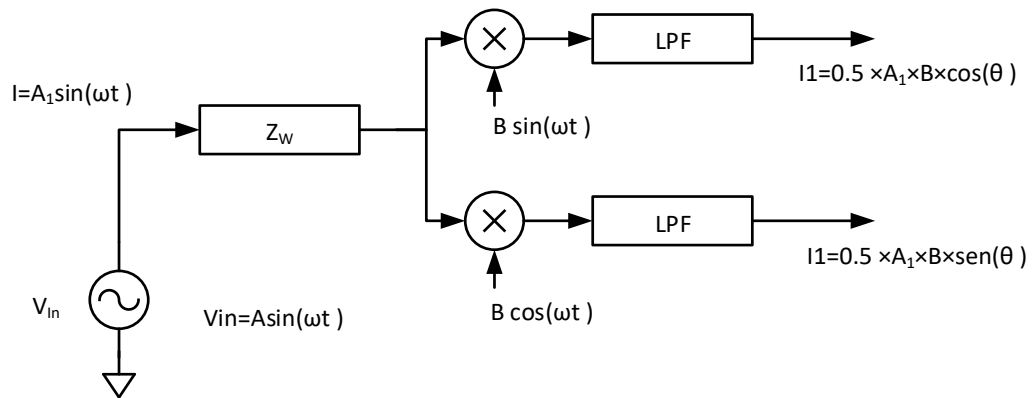


Figura 1.1 Diagrama de espectroscopia de impedâncias, adaptado de [2].

É requerido que este sistema seja autónomo, devendo consumir o mínimo de potência possível, assim como ocupar uma área o mais pequena possível, sendo este o principal objetivo desta tese.

Apesar do foco estar na análise e dimensionamento deste módulo, capaz de medir a condutividade de uma substância aquosa, teremos em consideração que este deverá ser

integrado num microchip de um sensor similar ao já existente DST (*Data Storage Tag*) [3], sendo este capaz de medir e guardar os dados referentes à temperatura, pressão e condutividade da água do mar, determinando assim a salinidade da água nestas condições.

Os osciladores têm sido um bloco fundamental em diversas aplicações eletrônicas analógicas e digitais[2]. Recentemente, têm sido muito utilizados em aplicações de bio-medicina, em sistemas para espectroscopia de impedâncias. Tem-se tornado popular a medição de impedâncias em baixas frequências para deteção e análise de moléculas em soluções aquosas e sistemas biológicos, o que requer um oscilador capaz de abranger esta gama de baixas frequências, de 1 kHz a 10 MHz, o que, uma vez que se trata de baixas frequências, requer grandes constantes de tempo, e por sua vez, grandes valores de R e C , o que ocupará uma grande área no circuito integrado [2].

Como o oscilador deverá operar numa gama de baixas frequências, tipicamente usa-se um oscilador RC . É necessário que o oscilador abranja uma gama de frequências relativamente ampla, e essencialmente que este seja linear. Iremos então utilizar um tipo de oscilador RC específico que tem um funcionamento quase linear a baixas frequências, designado de *Two-Integrator*. Podemos considerar que este é um outro tipo de oscilador, pois tem um comportamento muito semelhante a um típico oscilador LC .

Neste caso, esta topologia é particularmente útil, pois, a frequência de oscilação é inversamente proporcional à capacidade diretamente proporcional à transcondutância. Assim, como não é prático abranger toda esta gama de frequências usando apenas variando a capacidade por ser necessário utilizar uma cadeia de *varactors*, podemos apenas variar a corrente dos transístores, o que fará variar a transcondutância, e consequentemente a frequência de oscilação, o que é a grande vantagem desta topologia [4]. Para além destas características, este oscilador poderá funcionar num modo quase linear, o que será uma vantagem para uma posterior análise do sinal.

Esta tese consistirá então no projeto deste oscilador, com principal enfoque na aplicação de técnicas com vista à diminuição do espaço ocupado pelos condensadores, obter uma baixa THD e um baixo consumo.

1.2 Organização

Esta tese está organizada em 6 capítulos essenciais, desde a introdução (capítulo 1) até à conclusão (capítulo 6).

O capítulo 2 descreve o sistema, que será um sensor, explicando o seu funcionamento e as várias técnicas de medição de impedâncias, assim como uma possível aplicação específica, que será a medição da salinidade de uma solução aquosa.

O capítulo 3 será uma síntese do funcionamento dos osciladores, com a explicação do critério de Barkhausen. Terá uma breve comparação entre alguns tipos de osciladores, *LC*, *RC* e o *Two-Integrator*, com uma análise ao *Phase-Noise* e ao *Jitter* de uma forma geral, pois são duas propriedades muito importantes dos osciladores.

O capítulo 4 corresponde à análise teórica ao circuito do *Two-Integrator*, desde o modelo de alto nível ao seu dimensionamento e otimização do esquemático, com a descrição das diretrizes e técnicas de dimensionamento utilizadas.

O capítulo 5 será dedicado aos resultados obtidos a nível de esquemático e *Post-Layout*, comparando os vários resultados das simulações transiente e pss. Este capítulo também aborda uma comparação entre os resultados obtidos e o estado de arte.

Finalmente, o capítulo 6 é referente às conclusões finais, e uma descrição do trabalho futuro.

1.3 Contribuições principais

O oscilador em quadratura para baixa frequência implementado serve para ser utilizado num medidor de impedâncias eletrónico pelo que se tornará mais prático determinar a concentração de várias substâncias presentes em soluções aquosas, o que será uma ferramenta particularmente útil a ser usada pela biomedicina.

Para o circuito ocupar uma área pequena, foram utilizadas técnicas de linearização da curva *CV* (Capacidade - Tensão) de um MOSCAP de modo a se ter um condensador que ocupa uma área muito pequena, tendo assim uma grande capacidade por unidade de área, pois grande parte da área ocupada pelo circuito final é devido ao condensador.

Para se ter uma amplitude de oscilação extremamente baixa, e de modo que os eléctrodos do medidor de impedâncias tenham uma longa vida útil, colocou-se os transístores a funcionar na zona de inversão fraca e também se adicionou um seguidor de fonte na saída de cada fase do oscilador de modo a ter uma forte atenuação dos sinais.

Este trabalho deu origem a um artigo científico (*Low Frequency CMOS Two-Integrator Oscillator for IoT applications*) para ser apresentado na conferência do ISCAS em 2017.

Foi feito o *layout* do circuito integrado e será enviado para fábrica em Novembro de 2016.

2 Sistema

A salinidade da água pode ser dada em psu (*practical salinity unit*), podendo ser medida extraindo da água e medindo a sua massa, ou, de forma mais prática, medindo a impedância ou a condutividade da solução, uma vez que a condutividade do eletrólito aumenta com a quantidade de íons presentes. Para isso, deve-se medir a condutividade, considerando os vários fatores externos como a pressão e temperatura. É por isso muito importante integrar no mesmo *microchip*, como no exemplo dos DSTs (*Data Storage Tags*), a capacidade de medir também a pressão e temperatura da solução, de modo a determinar com precisão a sua salinidade. Nos gráficos da figura 2.1 pode-se ver a relação entre estes fatores [5].

2.1 Aplicação

Este sistema poderá ser utilizado para medições de impedâncias genéricas, podendo-se utilizar uma técnica de medição específica dependendo da substância a analisar. Vamos nos basear no caso da medição da salinidade pois é um caso já bastante estudado, e será então um bom ponto de partida para o desenvolvimento deste trabalho, podendo posteriormente ser adaptado para a análise de outras particularidades de soluções aquosas.

Para o caso em estudo, assim como para uma solução qualquer, é conveniente realizar uma análise eletroquímica do sistema, de modo a perceber o comportamento de toda a célula quando se aplica uma tensão ou uma corrente elétrica. Começamos então por estudar as propriedades de uma solução salina e de todo o sistema utilizado para medição da sua condutividade.

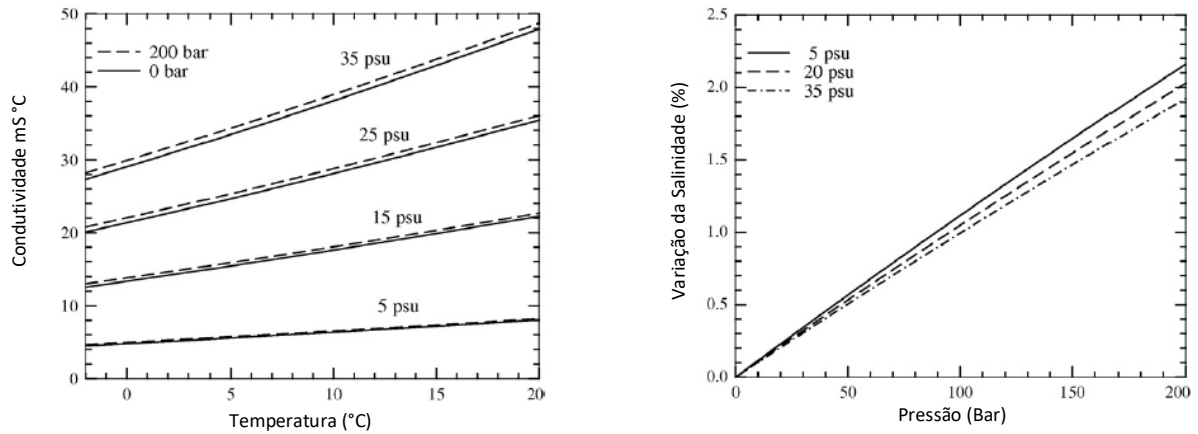


Figura 2.1 Relação entre pressão (profundidade), temperatura, condutividade e salinidade, retirado de [5].

Como se pode verificar na figura 2.1 a condutividade da solução depende essencialmente da sua salinidade, sendo muito influenciada pela temperatura, enquanto a pressão tem pouca significância, provocando um erro de cerca de 2% na condutividade, quando a pressão varia 200 bar. Para um caso mais simples, podemos considerar apenas a temperatura como fator externo, que deverá ser medida com uma precisão de pelo menos 0.5 °C, provocando um erro máximo de 1% na condutividade [5]. Sendo assim, conhecendo estas relações, e medindo a temperatura e a condutividade, obtém-se logo a salinidade.

Para medir a condutividade de um eletrólito, pode-se aplicar uma tensão através de 2 eléctrodos e mede-se a corrente que atravessa o eletrólito, obtendo a condutividade através da relação (2.1), onde k é uma constante da célula e k é a condutividade do eletrólito.

$$\frac{V}{I} = \frac{K}{k} \quad (2.1)$$

Este processo é válido assumindo que o eletrólito é puramente óhmico, que há total contacto entre os eléctrodos e a solução, e que não há efeitos de capacidade de dupla camada, como representado na imagem da figura 2.2 [6].

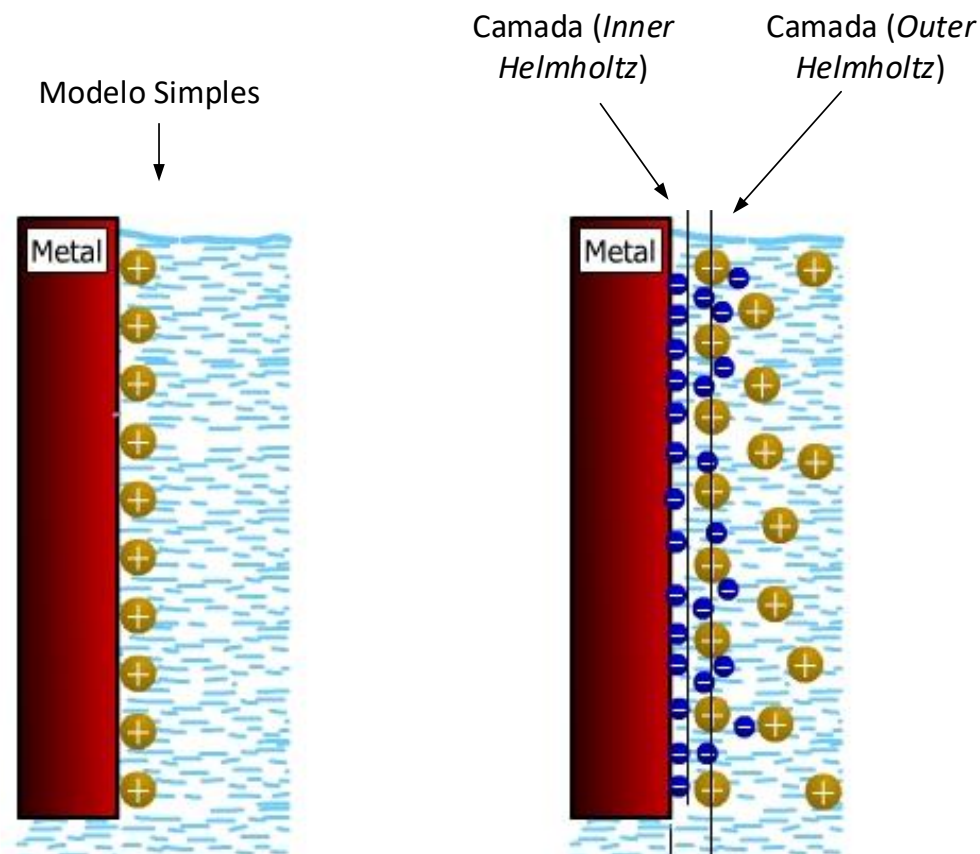


Figura 2.2 Representação geral da dupla camada formada na interface metal-eletrólito, retirado de [7].

Como representado na imagem da figura 2.2, e assumindo que o elétron está carregado positivamente, o efeito de capacidade de dupla camada ocorre quando há uma solução aquosa em contacto com um metal carregado eletricamente. Devido à força de atração entre sinais contrários, formam-se duas camadas de íons entre o eletrodo e o eletrólito, designadas de *inner helmholtz plane* e *outer helmholtz plane*, respetivamente [6].

A carga transferida através do eletrodo pode ser devido a este efeito capacitivo, assim como do efeito de ação-redução do próprio metal, uma vez que este é exposto diretamente na água. Assim, uma vez que o potencial do eletrodo tem uma grande influência neste processo corrosivo, a este deverá ser aplicada uma tensão máxima de 10 mV, de modo que a carga transferida devido a este processo seja desprezável, pois, a resistência de reação será assim superior a 1 MΩ.

Para uma medição mais real, é então necessário estudar o comportamento eletrónico dos eletrodos, assim como de toda a célula. Estes dois processos podem ser modelados por um paralelo de uma resistência e um condensador, como se vê na figura 2.3 [5].

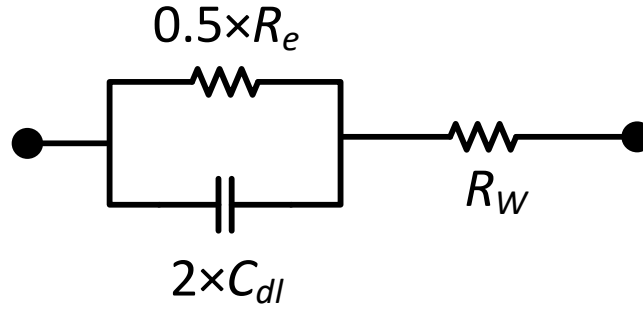


Figura 2.3 Circuito equivalente a baixas frequências de uma célula, adaptado de [5].

Para o caso de sinais inferiores a 10 mV ignora-se o processo de eletrólise por a resistência R_e ser muito alta, e para o caso de médias frequências, a impedância do eletrólito é dada pela expressão (2.2).

$$Z = R_w + \frac{1}{j2\omega^\alpha Cdl} \quad (2.2)$$

Para o caso de baixas e médias frequências temos então uma simplificação do modelo da célula, e a expressão da impedância é dada pela equação (2.2), onde:

- R_w é a impedância da água na célula,
- Cdl é a capacidade da dupla camada do eletrodo, que depende da área deste e da concentração de substâncias na solução
- α é um fator ideal da dupla camada, próximo de 1.
- R_e é a resistência que representa a corrente fornecida pela eletrólise do eletrodo.

Para o caso de baixas frequências, a impedância da célula será dominada pela impedância da eletrólise R_e .

No entanto, para o caso de altas frequências, a dupla camada irá conduzir, fazendo um curto-circuito à resistência R_e , resumindo-se a resistência total da célula à resistência da água R_w . Mas, dependendo do substrato, este também contribui com uma capacidade entre os eletrodos e o substrato, dando origem a um modelo mais completo do sistema.

A seguir representa-se um novo modelo para médias frequências na figura 2.4.

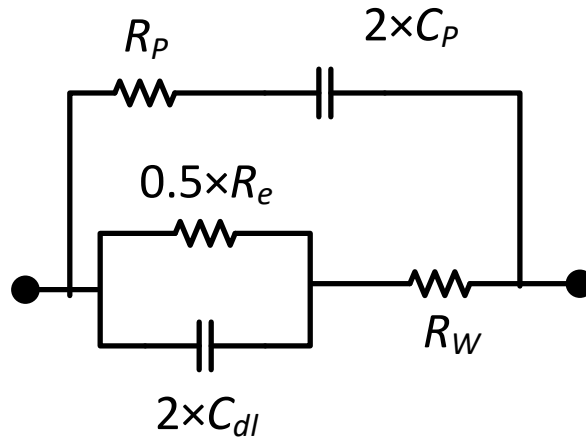


Figura 2.4 Circuito equivalente de uma célula para médias frequências, retirado de [5].

O sistema para médias frequências acrescenta então dois novos elementos ao circuito equivalente da célula, R_p e C_p que são a resistência e a capacidade do substrato respetivamente. Estes parâmetros irão variar conforme as propriedades das substâncias, assim como com a degradação dos elétrodos, devendo-se aplicar técnicas de calibração, utilizando 4 elétrodos [5]. Para obter as equações da impedância da célula deste modelo, aplica-se o mesmo raciocínio, dependendo da frequência de trabalho. De notar que para altas frequências, a capacidade do substrato poderá provocar um curto-circuito à resistência da água.

Podemos ver na figura 2.5 um circuito equivalente com 4 elétrodos com os equipamentos de medida (c,b) e fonte de corrente (a) [5].

O gráfico da figura 2.6 foi obtido teoricamente baseado em valores realísticos para o modelo da célula. Como podemos ver, há um limite de frequências onde a salinidade depende da impedância. A frequência mínima é limitada pela capacidade de dupla camada entre o eléctrodo e o eletrólito, enquanto a frequência máxima é determinada pela capacidade entre os elétrodos e o substrato [5].

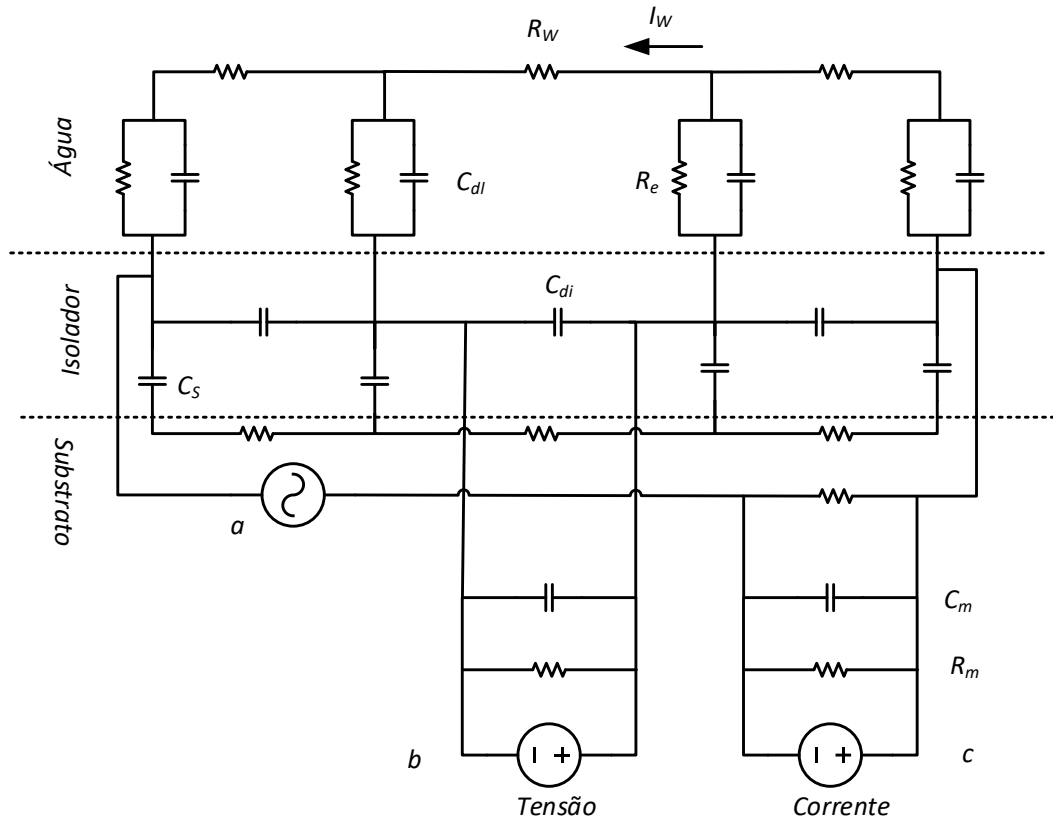


Figura 2.5 Esquema elétrico equivalente da célula com 4 eletrodos e com equipamento de medida, retirado de [5].

Observando o gráfico da figura 2.6, podemos observar que, para níveis baixos de salinidade, obtemos uma maior precisão da impedância da célula com baixas frequências, enquanto para altos níveis de salinidade, é mais conveniente efetuar a medição a mais altas frequências. Sendo assim, uma vez que a salinidade é a incógnita, será necessário um dispositivo capaz de varrer esta ampla gama de frequência, a fim de achar um valor preciso da condutividade para qualquer nível de salinidade.

Assim, utiliza-se o oscilador *Two-Integrator*, que tem esta característica, uma gama de sintonização de aproximadamente uma década, para além de poder ter um comportamento quase linear, semelhante a um oscilador *LC* [4]. Também, uma vez que este oscilador fornece dois sinais diferenciais em quadratura, será útil para usar na medição da impedância, pois será necessário medir a fase, através da relação entre a componente ativa e a componente reativa da impedância.

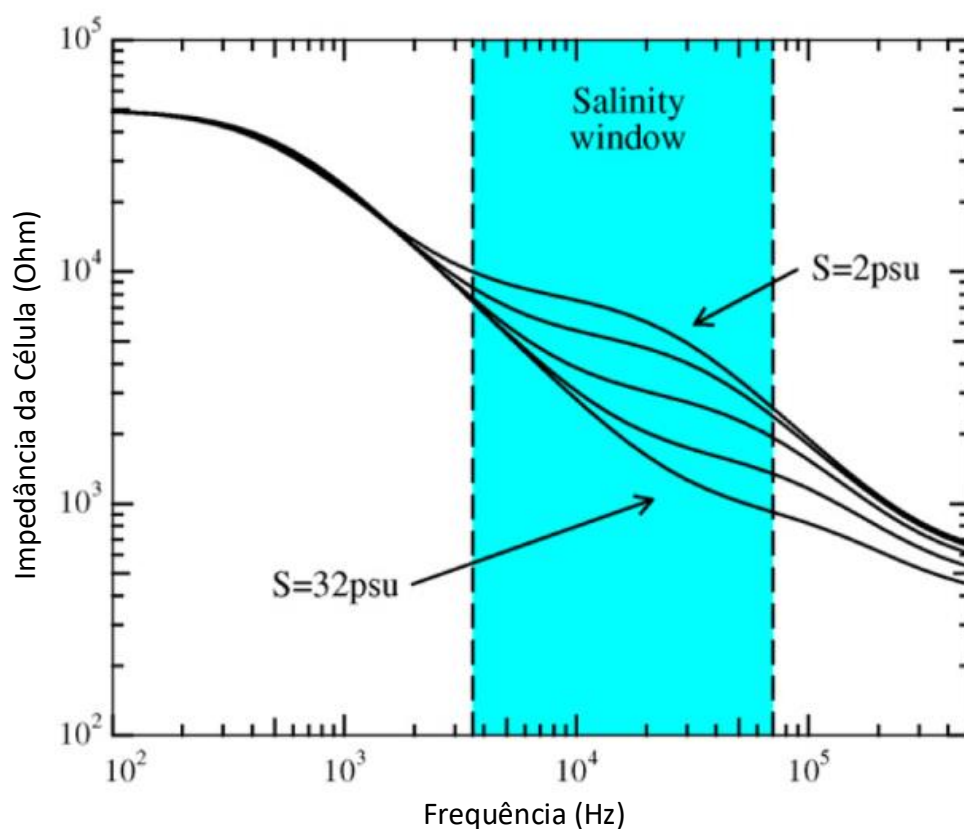


Figura 2.6 Janela de salinidade [5].

De modo a que este sensor tenha uma aplicabilidade pouco restrita, deverá ser otimizado para baixas frequências, funcionando na gama baixa da janela da salinidade, assim, se o valor da salinidade for conhecido, poderemos analisar outras características de soluções como a presença de moléculas biológicas, eliminando assim os efeitos das capacidades dos elétrodos e do substrato.

2.2 Espectroscopia Eletroquímica de Impedâncias

Um dos métodos disponíveis para caracterização de impedâncias é por espectroscopia.

Uma vez que a impedância é uma quantidade puramente elétrica, então podemos obter esta quantidade por uma relação entre uma corrente e uma tensão elétrica.

Este é um método eficaz e amplamente utilizado para caracterização ou detecção de moléculas biológicas, e assim poder caracterizar diversos materiais, como por exemplo, a densidade de uma substância presente numa solução, através da sua condutividade [2].

Esta técnica consiste em aplicar uma tensão elétrica utilizando um oscilador que produz uma senoide pura a uma frequência específica, e aplica-se numa extremidade do eletrólito através de um eletrodo, enquanto na outra extremidade coloca-se o outro eletrodo, de modo a “receber” a corrente a medir.

Sabendo a tensão aplicada, e utilizando um detetor síncrono [8], calcula-se a corrente que atravessa a solução, assim como a fase introduzida pela solução, obtendo-se assim a impedância através da relação complexa da tensão e corrente.

Um exemplo deste método é representado no diagrama de blocos da figura 1.1 [2].

Olhando para a figura 1.1, vê-se que se assemelha a um típico misturador em quadratura [2]. Aqui, o que se faz é multiplicar o nosso sinal de interesse de amplitude de corrente A_1 por dois sinais em quadratura de amplitude B conhecida, e frequência ω , dando origem em cada ramo um termo AC, e um termo DC, estando os sinais de cada ramo em quadratura, designando-se por componente em fase IF e quadratura Q respetivamente. Uma vez que o termo AC tem o dobro da frequência, é facilmente eliminado com um filtro passa-baixo, ficando-se apenas com a componente contínua que contém a informação de A_1 e θ , apenas as variáveis necessárias para se calcular a corrente.

Em seguida mostra-se a representação matemática.

$$A_1 \sin(\omega t + \theta) \times B \cos(\omega t) = \frac{A_1 B}{2} \times [\cancel{\sin(2\omega t + \theta)} + \sin(\theta)] \quad (2.3)$$

$$= 0.5 A_1 B \sin(\theta) = Q$$

$$A_1 \sin(\omega t + \theta) \times B \sin(\omega t) = \frac{A_1 B}{2} \times [\cos(\theta) - \cancel{\cos(2\omega t + \theta)}] \quad (2.4)$$

$$= 0.5 A_1 B \cos(\theta) = IF$$

Uma vez medido IF e Q , pode-se calcular as nossas variáveis. Então, a amplitude da corrente resultante I_{out} é dada pela raiz da soma dos quadrados de IF e Q , enquanto a fase é dada pelo arco-tangente do rácio entre IF e Q [2], [9].

$$|I_{out}| = \sqrt{(0.5A_1B)^2 [(\cos(\theta))^2 + (\sin(\theta))^2]} = 0.5A_1B = \sqrt{(IF)^2 + (Q)^2} \quad (2.5)$$

$$\theta = \arctan\left(\frac{0.5A_1B \sin(\theta)}{0.5A_1B \cos(\theta)}\right) = \arctan\left(\frac{Q}{IF}\right) \quad (2.6)$$

$$|I_{out}| = 0.5A_1B \Leftrightarrow A_1 = \frac{2 \times I}{B} \quad (2.7)$$

Uma vez obtidas estas variáveis, virá facilmente:

$$|I_{out}| = 0.5A_1B \Leftrightarrow A_1 = \frac{2 \times I}{B} \quad (2.8)$$

$$Z = \frac{V_{in}}{I} = \frac{A}{A_1} \angle(-\theta) \quad (2.9)$$

Se o material a analisar tiver relaxação, ou se quisermos analisar a linearidade do material, basta repetir o processo para cada valor de ω , e guardar os valores para uma posterior análise gráfica.

Para se obter um valor exato, a fim de obter o valor da corrente a medir com base nos valores de IF e Q obtidos, teremos que calibrar todos os blocos, e assim obter a função transferência de corrente ou tensão, uma vez que podemos medir a impedância aplicando uma tensão e medindo a corrente, ou forçando uma corrente e medindo a queda de tensão.

A implementação desta técnica é relativamente simples, requerendo apenas 3 tipos de blocos mais dois elétrodos:

- Um oscilador em quadratura, que servirá tanto para aplicar o sinal de tensão para a solução, como também servirá de oscilador local, uma vez que este deverá operar à mesma frequência;
- Dois misturadores, que deverão operar à frequência do sinal aplicado;
- Dois filtros passa baixo, que deverão apenas reter a componente contínua;
- Dois elétrodos, que poderão ser representados por um circuito equivalente, de modo a estudar os vários efeitos resistivos ou capacitivos a baixas e médias frequências, como referido anteriormente.

2.3 Correlação Sinusoidal Digital

Esta técnica utiliza uma onda gerada de forma digital, para se obter uma medição rápida e precisa numa larga gama de frequências. Esta técnica é amplamente utilizada pela *Solartron analytical*.

Esta é uma técnica particularmente útil, pois é capaz de rejeitar todas as harmônicas presentes no sinal, assim como ruído adicional.

Este resultado é conseguido seguindo uma série de passos muito simples. Correlacionando o sinal de resposta com sinais de referência em quadratura, e integrando ao longo de um número inteiro de períodos, automaticamente se rejeita as harmônicas presentes. Se se aumentar o número de períodos de integração, estaremos a fazer uma média do sinal, eliminando assim o ruído presente.

Uma representação desta técnica é representada na imagem da figura 2.7:

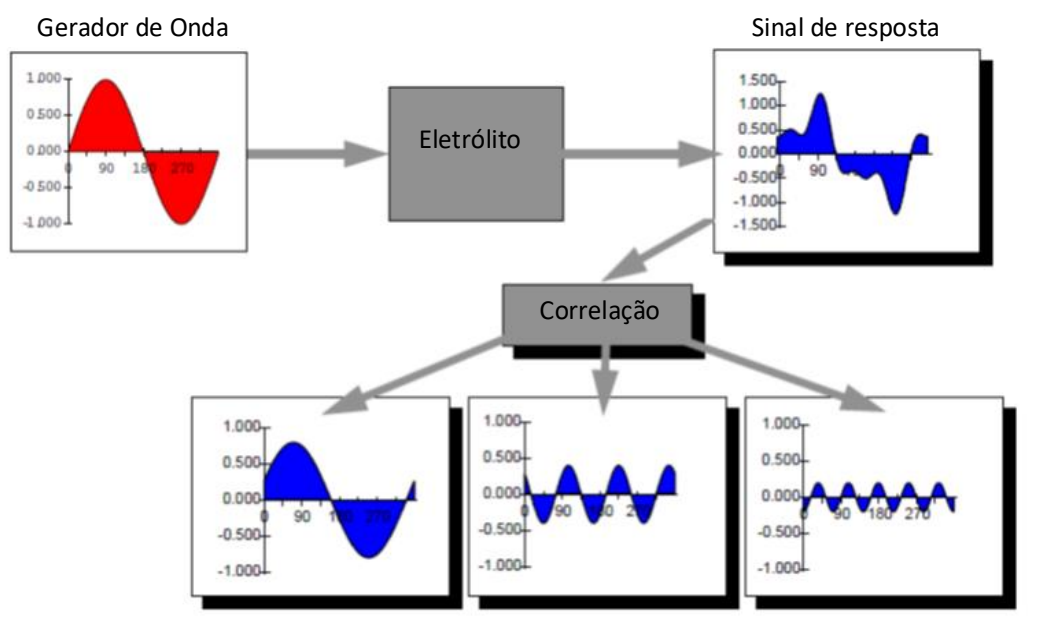


Figura 2.7 Técnica de correlação digital, retirado de [9].

Utilizando esta técnica designada de “correlação”, é possível tanto rejeitar a formação das harmônicas como analisar. Se a substância a analisar não for linear, esta irá introduzir distorção harmônica, assim, esta técnica permite-nos retirar conclusões da não linearidade da substância analisada. Um exemplo prático usado nos analisadores de resposta em frequência da *Solartron analytical* [9] é o cálculo da taxa de corrosão de uma amostra, através dos coeficientes das 3 primeiras harmônicas do sinal.

Para o caso de medições eletroquímicas, utiliza-se sinais muito fracos, na ordem dos mV e mA, pelo que o sinal terá pouca distorção harmónica, no entanto, poderá ter uma relação sinal ruído muito grande, pelo que se terá que integrar ao longo de vários períodos.

Uma implementação desta técnica é apresentada na figura 2.8, semelhante à figura 1.1, mas agora com os blocos integradores.

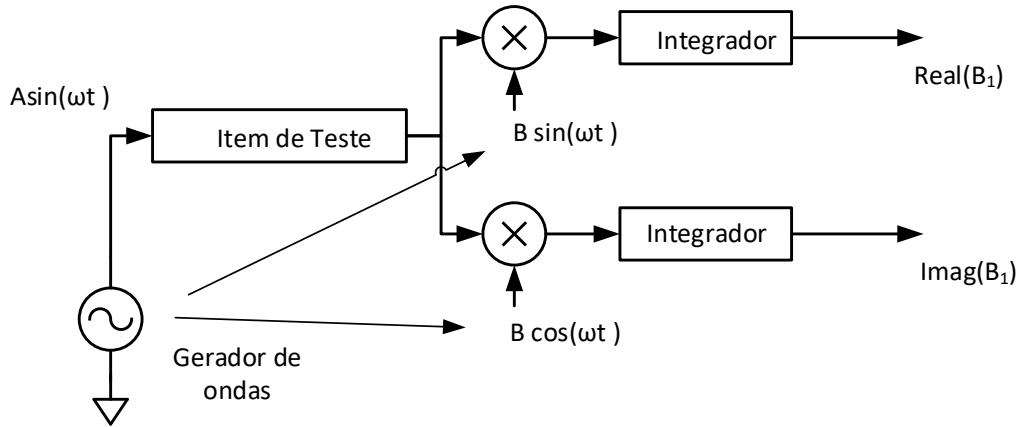


Figura 2.8 Esquemático de um analisador de resposta em frequência *Solartron*, adaptado de [9].

O sinal à saída do componente a testar é composto por uma componente de amplitude B_1 , de frequência igual ao sinal fundamental, um *offset* de amplitude B_0 , várias harmónicas B_2, B_3, B_4, \dots e ruído, segundo a expressão (2.10).

$$B_0 + B_1 \sin(\omega t + \theta) + B_2 \sin(\omega t + \theta) + \dots + N \quad (2.10)$$

Apenas queremos analisar o componente fundamental B_1 , que, pelo processo de correlação, multiplicando o sinal por duas sinusoides de referência em quadratura e integrando, obtém-se duas componentes, também uma em fase IF e uma em quadratura Q , que, como visto anteriormente, possibilita-nos calcular a amplitude e a fase do sinal medido pela equação (2.6) e (2.7).

Uma vez que apenas se analisa o componente B_1 , estuda-se de seguida como é rejeitado os restantes componentes, como exemplificado na figura 2.9 [9].

Analisando este caso prático, onde se tem como exemplo o sinal de resposta com uma amplitude de 2V e um desvio de fase de 45 graus, a este é ainda provocado uma distorção adicionando a 3ª e 5ª harmónica [9].

Como podemos verificar pela figura 2.9, efetuando os cálculos com os valores após a integração, confirma-se uma amplitude de 2V, e um desvio de fase de 45° pelos cálculos na expressão (2.11) utilizando as equações (2.6) e (2.7).

$$B = \sqrt{1.414^2 + 1.414^2} = 2 \quad (2.11)$$

$$\alpha \tan\left(\frac{1.414}{1.414}\right) = 45^\circ$$

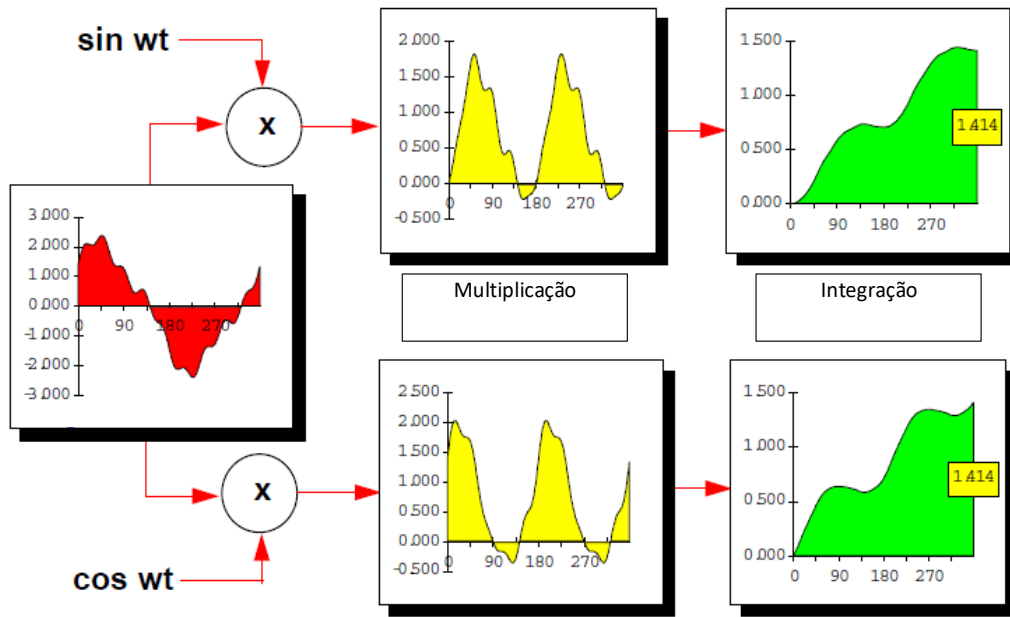


Figura 2.9 Correlação digital complexa, retirado de [9].

A integração ao longo de um período do sinal fundamental, corresponde sempre a um número inteiro de períodos das harmônicas do sinal, pelo que a média destes será sempre zero. Assim, rejeitando os restantes componentes do sinal, pode-se então equiparar esta técnica a um filtro passa-banda, podendo-se variar a “qualidade” deste conforme os diferentes tempos de integração [9].

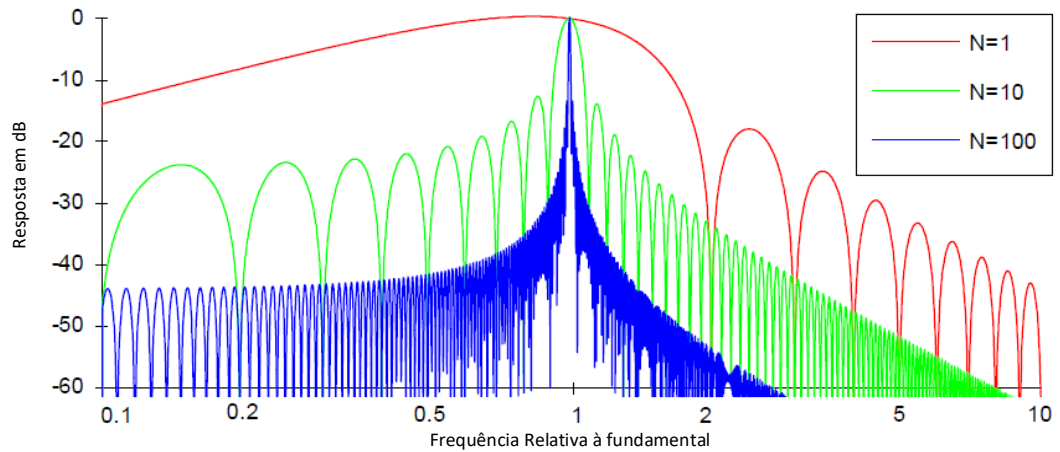


Figura 2.10 Efeito do número de integrações no processo de correlação, retirado de [9].

Conforme se vê no gráfico da figura 2.10 normalizado para a frequência $f = 1$, e para o caso de 1 período de integração ($N = 1$) vê-se uma forte atenuação para todos os múltiplos de 1, pelo que todas as harmônicas são inteiramente eliminadas.

No entanto, como poderemos não ter um sinal a uma frequência pura, todo o ruído em frequências diferentes destes múltiplos de f será adicionado.

Então, se se integrar ao longo de N períodos, elimina-se mais N sub-harmônicas entre cada harmônica principal [9].

Assim, aumenta-se o tempo de integração por exemplo 100 vezes, e atenua-se o ruído adjacente por um fator de 100 (40dB), obtendo-se então um filtro passa-banda.

2.4 Discussão e Conclusão

Comparando os dois métodos anteriormente referidos, podemos facilmente ver que são semelhantes, especialmente quanto à sua arquitetura, no entanto, há algumas vantagens e desvantagens entre eles.

Tabela 2-1 Comparação entre Espectroscopia Eletroquímica de Impedâncias e Correlação Sinusoidal Digital

	Vantagens	Desvantagens
Espectroscopia Eletroquímica de Impedâncias	<ul style="list-style-type: none"> - Rejeição de harmônicas; - Rejeição da componente DC; - Processo analógico (não requer capacidade de computação); 	<ul style="list-style-type: none"> - Baixa capacidade de rejeição de ruído <p>Serve apenas para analisar materiais sem relaxação</p>
Correlação Sinusoidal Digital	<ul style="list-style-type: none"> - Rejeição de harmônicas; - Capacidade de análise de harmônicas para estudo de linearidade de materiais; - Rejeição da componente DC; - Eliminação quase total de ruído; 	<ul style="list-style-type: none"> - Requer muita capacidade de computação, e consequentemente alto consumo;

Ambos têm a possibilidade de rejeitar as harmônicas presentes no sinal e que provocam distorção, no entanto, no processo de correlação digital, este tem capacidade de analisar as harmônicas de modo a estudar a não linearidade da solução, mas, esta propriedade não será necessária para o caso. Também, ambas as técnicas permitem rejeitar a componente contínua do sinal, o que é uma grande vantagem.

Quanto ao ruído, a técnica de correlação digital permite uma eliminação quase total do ruído através do processo de integração, pois, se aumentar o número de períodos de integração, faz-se uma média do sinal, o que elimina o ruído.

No entanto, o processo de espectroscopia eletroquímica de impedância é um processo analógico, pelo que requer uma menor capacidade de computação, o que é uma mais-valia por simplificar a parte de análise digital, e, como quere-se inserir este dispositivo num circuito integrado, e, circuitos mais simples implica menor consumo e menos espaço ocupado no circuito integrado, terá consequentemente um menor custo.

Então, utilizar-se-á o processo de espectroscopia eletroquímica de impedância, que terá uma desvantagem quanto ao ruído. No entanto, por essa razão, requer-se um oscilador com baixo nível de ruído, sendo um dos requisitos deste oscilador.

3 Osciladores

3.1 Critério de Barkhausen

Um oscilador é um circuito que gera um sinal periódico geralmente sinusoidal, quando alimentado com uma potência DC. Os osciladores são geralmente utilizados para produzir sinais estáveis, como sinais de telecomunicações, sinais sonoros, ou sinais para sistemas digitais, sendo assim uma referência como sinal de relógio.

Para aplicações digitais, os sinais produzidos são sinais de *clock*, geralmente quadrados e de período T_0 .

No caso de um oscilador sinusoidal, este produz um sinal de frequência ω_0 , e amplitude V_0 como na figura 3.1 que representa uma senoide ideal, e teremos assim uma senoide com a seguinte equação geral (3.1) [4].

$$v_{OUT}(t) = V_0 \cos(\omega_0 t + \theta) \quad (3.1)$$

Um oscilador sinusoidal pode ser visto como um circuito amplificador com realimentação, resultando assim numa dada função de transferência conforme o diagrama de blocos da figura 3.2 [4].

O diagrama do sistema realimentado da figura 3.2 representa-se matematicamente pela função de transferência do ganho com realimentação (3.2), sendo $H(j\omega)$ a função transferência do oscilador:

$$\frac{Y(j\omega)}{X(j\omega)} = \frac{H(j\omega)}{1 - H(j\omega)\beta(j\omega)} \quad (3.2)$$

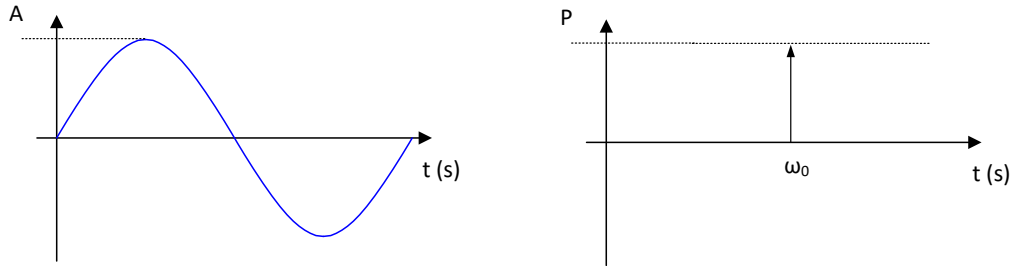


Figura 3.1 Saída sinusoidal de um oscilador, no domínio do tempo e frequência, adaptado de [4].

Este sistema provocará oscilação quando a função transferência tiver um par de polos complexos conjugados no eixo imaginário, que acontece quando o denominador é igual a zero, provocando um ganho de malha fechada infinito e assim uma resposta sinusoidal [10].

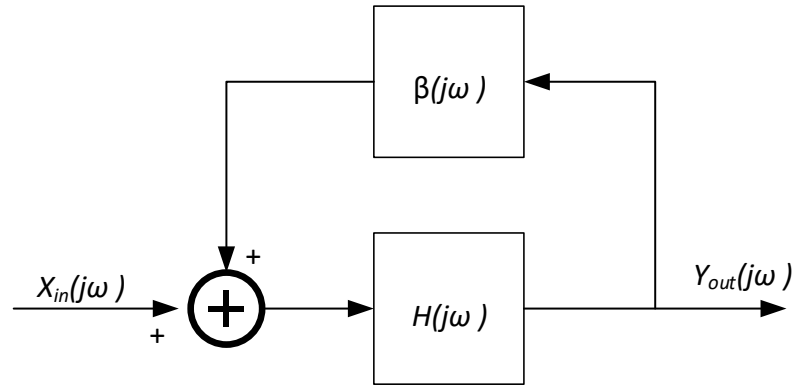


Figura 3.2 Diagrama de blocos de um sistema realimentado, adaptado de [4].

Para manter a oscilação no limiar da estabilidade, isto é, manter a amplitude de oscilação, é necessário que a fase do sistema seja zero, ou múltiplos de um período de oscilação.

Para se conseguir assim uma oscilação estável, é necessário que se satisfaça as condições anteriores, que definem o Critério de Barkhausen. Estas duas condições do Critério

de Barkhausen podem ser expressas matematicamente da seguinte forma, a condição de amplitude e a condição de fase respectivamente:

- O ganho de retorno deverá ser unitário.
 $|H(j\omega)\beta(j\omega)| = 1$.
- A fase do sinal em malha aberta deverá ser 0 ou $2K\pi$, com K inteiro.
 $\arg[H(j\omega)\beta(j\omega)] = 0 + 2K\pi, K = 0..n, n \in N$.

Para o caso dos osciladores que têm um sinal de entrada nulo, o sinal presente será apenas o ruído, o que fará disparar o oscilador. Assim, para o oscilador arrancar e até estabilizar, o ganho de retorno terá que ser superior a 1, satisfazendo a equação a seguir.

$$|H(j\omega)\beta(j\omega)| > 1 \quad (3.3)$$

3.2 Ruído de Fase

Para uma grande variedade de aplicações, uma das principais características dos osciladores é o ruído de fase, pois como o objetivo deste circuito é gerar uma onda sinusoidal o mais pura possível, então para evitar que se tenha ruído no sinal, deve-se começar por minimizar a adição deste aquando da geração da senoide.

O ruído gerado é aleatório, tanto em torno da amplitude como da fase ou da frequência fundamental do sinal e respetivas harmónicas, e pode ser gerado intrinsecamente ao circuito, ou adicionado a partir de outros blocos como a fonte de alimentação. Isto significa que, analisando o sinal no espectro da frequência, conseguimos observar potência do sinal para além da frequência fundamental ou das correspondentes harmónicas, as designadas *noisy sidebands*, como se vê na figura 3.3 [4].

Apesar de estarem presentes vários tipos de ruído, como o ruído de amplitude, é comum os sistemas eletrónicos terem um sistema de estabilização de amplitude. Assim, o ruído de fase torna-se dominante, o que facilita a sua análise. O ruído de fase pode ser analisado tanto no domínio da frequência como no domínio do tempo, designando-se então de *jitter*. Uma vez que o ruído de fase e o *jitter* estão relacionados, dependendo apenas do espectro de observação, estes são percebidos de maneira diferente, dependendo apenas do contexto da análise.

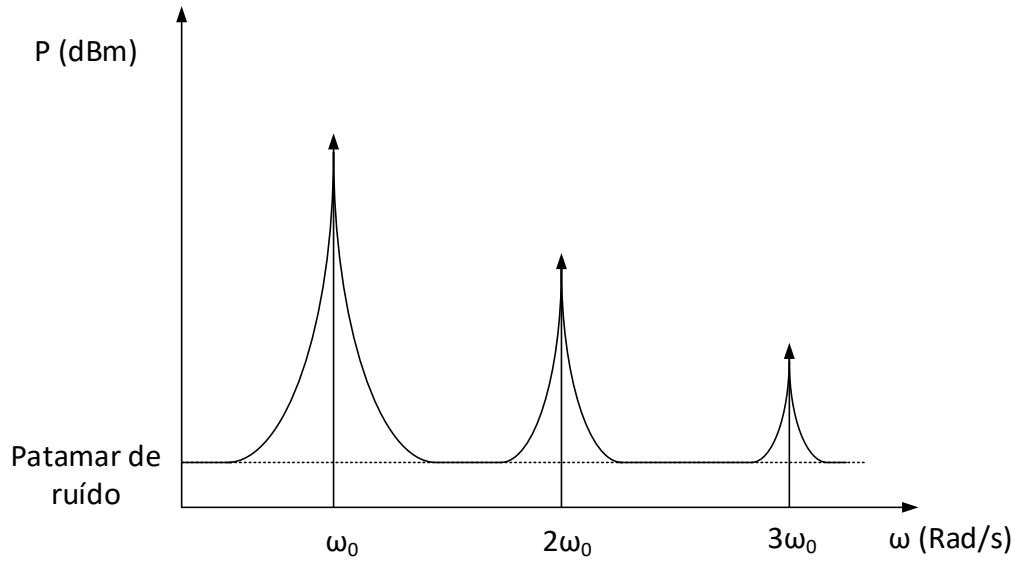


Figura 3.3 Espectro da saída de um oscilador, com ruído de fase, adaptado de [4].

Enquanto o *phase-noise* está mais associado aos sistemas analógicos e é observado no domínio da frequência para ser medido em termos do rácio entre a potência do ruído e do sinal em torno da frequência fundamental, o *jitter* representa a variação do tempo de um período do sinal em segundos, então, é mais aplicado em sistemas digitais para medir a variação do atraso para a chegada de um sinal periódico.

Considerando a densidade espectral de uma faixa lateral, o ruído de fase pode ser dividido em três regiões como representado na figura 3.4 [10].

A primeira região representa o ruído dos dispositivos ativos, a segunda região é o ruído branco intrínseco ao oscilador e a terceira região corresponde ao ruído branco introduzidos pelos dispositivos exteriores.

O ruído de fase pode ser caracterizado em termos de densidade espectral de apenas uma faixa lateral da frequência fundamental, e expresso em decibel-portadora por hertz (dBc/Hz), e é definido segundo a equação (3.4) [4].

$$L(\omega_m) = \frac{P(\omega_m)}{P(\omega_0)} \quad (3.4)$$

É um parâmetro muito simples, em que $P(\omega_m)$ representa a potência do sinal afastado de ω_m da fundamental e com uma largura de banda de 1 Hz, e $P(\omega_0)$ é a potência do sinal da fundamental.

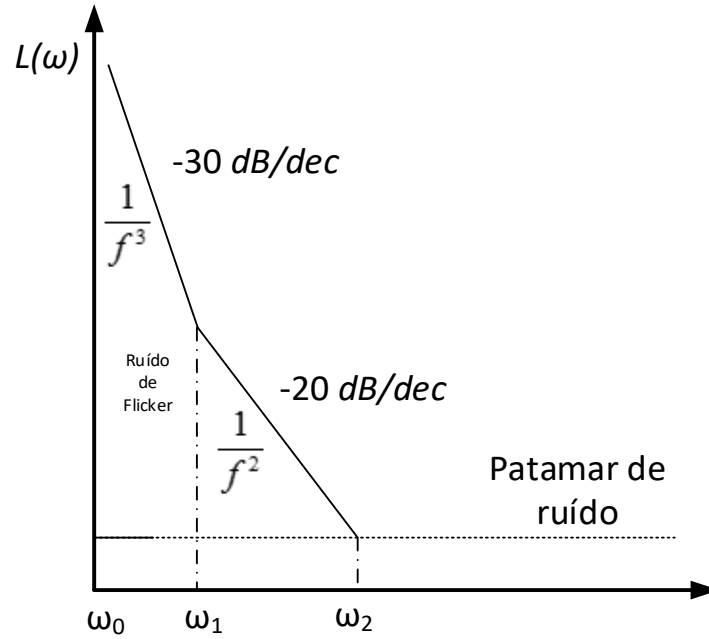


Figura 3.4 Faixa lateral de ruído de uma harmônica [10].

Uma grande vantagem deste índice de ruído é a sua facilidade de medida. Pode ser medido em tempo real com instrumentos que permitam visualizar um sinal no seu espectro de frequência, ou com desmoduladores de fase. Apesar da densidade espectral representar ruído de fase e de amplitude, muitos mecanismos de medida contêm estabilizadores de amplitude, o que permite isolar o ruído de fase.

Para o caso de uma análise manual do sinal, este índice de medida é igualmente prático, pois basta recolher uma quantidade suficiente de pontos da análise transiente do sinal, e então fazer a FFT do sinal de modo a poder fazer uma análise no espectro de frequência [4].

O ruído de fase também pode ser especificado através do rácio entre o ruído e a portadora (CNR). O CNR a uma banda de frequência de 1 Hz a uma distância de ω_m da portadora de frequência ω_0 é definido segundo a expressão (3.5).

$$CNR(\omega_m) = \frac{1}{L(\omega_m)} \quad (3.5)$$

3.2.1 Fator de qualidade

A performance de um dispositivo eletrônico é caracterizada pela figura de mérito FOM, que no caso dos osciladores, a figura de mérito mais comum é o fator de qualidade Q , pois o fator de qualidade também chamado de fator Q , tem uma inerente relação com o ruído de fase. Quanto mais alto é o fator de qualidade, mais próximas da frequência de oscilação estão as linhas de decaimento do ruído $1/f^3$ e $1/f^2$, o que reflete um decréscimo do ruído de fase.

Esta figura de mérito caracteriza assim todo o ruído de fase do oscilador, isto é, a largura de banda relativamente à frequência fundamental. Assim, será mais alto o Q quanto menor for a largura de banda do sinal relativamente à potência do sinal, conforme ilustrado na figura 3.5 [11].

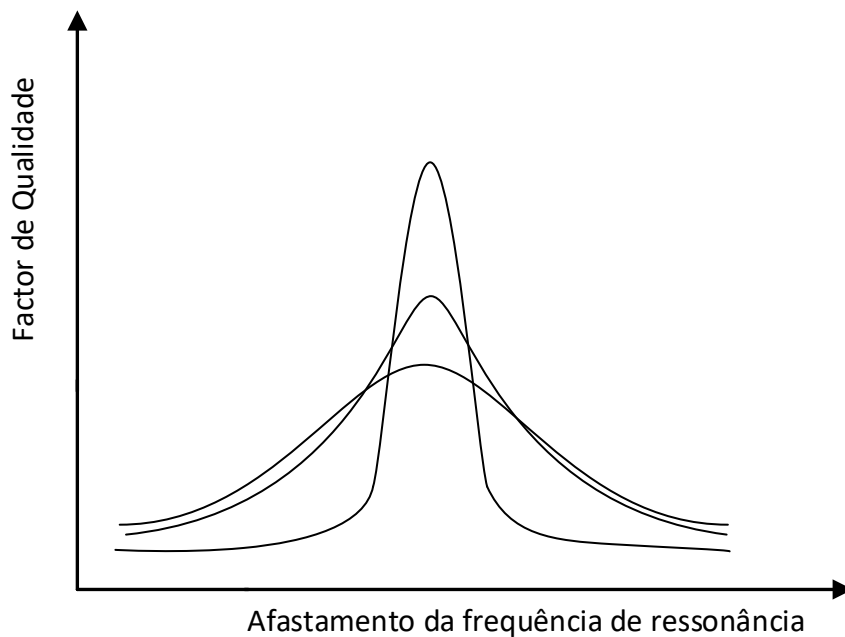


Figura 3.5 Fator Q relativamente a largura de banda do sinal, adaptado de [11].

Existem três definições possíveis de fator de qualidade para a generalidade dos sistemas de segunda ordem [4].

A primeira é aplicada para osciladores e filtros caracterizados como circuitos ressonantes de segunda ordem.

Em um circuito de ressonância de -3 dB e largura de banda B para uma frequência de portadora ω_0 , como representado na figura 3.6, o fator de qualidade é caracterizado pela expressão (3.6) [4].

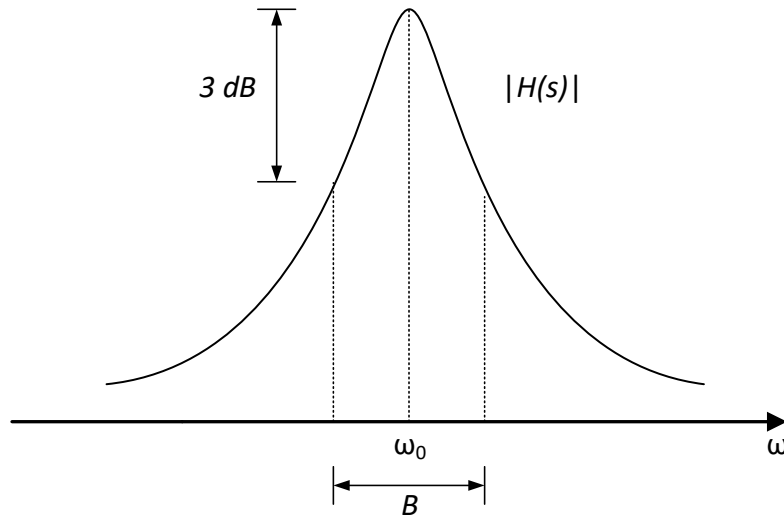


Figura 3.6 Definição de fator Q num sistema de segunda ordem [4].

$$Q = \frac{\omega_0}{B} \quad (3.6)$$

A segunda definição de fator de qualidade é aplicada a sistemas RLC (ou LC no caso de osciladores LC) genéricos e expressa o rácio entre a energia acumulada no oscilador e a energia dissipada num período.

Para estes casos, o fator Q é definido pela expressão (3.7) a seguir.

$$Q = 2\pi \frac{E_{Acumulada}}{E_{Perdas}} \quad (3.7)$$

A energia é acumulada no circuito pelos elementos reativos L e C , enquanto a energia é dissipada através dos elementos resistivos.

Atendendo às equações do acúmulo máximo de energia nos elementos reativos e

da energia dissipada na resistência, deduz-se então a equação do fator de qualidade para um circuito RLC , como apresentado a seguir [4].

$$W_R = I_{rms}^2 RT_0 \quad (3.8)$$

$$W_L = LI_{rms}^2 \quad (3.9)$$

$$W_C = CV_{rms}^2 \quad (3.10)$$

Uma vez que uma onda sinusoidal é gerada num oscilador RLC através da troca de energia entre o condensador e a bobina, a máxima anergia acumulada pela bobina será igual à do condensador, pelo que se pode usar qualquer das equações [4].

$$Q = 2\pi \frac{LI_{rms}^2}{I_{rms}^2 RT_0} = \pi \frac{CV_{rms}^2}{I_{rms}^2 RT_0} = \frac{\omega_0 L}{R} = \frac{1}{\omega_0 CR} \quad (3.11)$$

Finalmente a terceira definição de fator de qualidade é aplicada para circuitos realimentados, e tem em conta a variação da amplitude e da fase da função transferência $H(j\omega)$ do sistema de malha aberta.

A fase da função de transferência do sistema em malha aberta $H(j\omega)$ será analisada em torno da frequência de oscilação ω_0 , e o fator Q do oscilador é definido assim a seguir na expressão (3.12), onde A é a amplitude e θ é a fase de $H(j\omega)$.

$$Q = \frac{\omega_0}{2} \sqrt{\left(\frac{dA}{d\omega}\right)^2 + \left(\frac{d\theta}{d\omega}\right)^2} \quad (3.12)$$

Esta definição é designada de fator Q de malha aberta e exprime um valor adimensional do valor de Q [4].

Esta definição de fator de qualidade tem especial importância para esta tese, pois a topologia do oscilador a estudar é um sistema realimentado, pelo que esta expressão deverá ser utilizada.

3.3 Osciladores

3.3.1 Osciladores lineares e não lineares

Os osciladores podem ser divididos em duas categorias, lineares ou não lineares, sendo os osciladores RC um caso típico dos osciladores fortemente não lineares ou de relaxação, e os osciladores LC um caso típico dos osciladores lineares. Existe um caso particular de um circuito RC que tem ambos os tipos de comportamento, linear ou não linear. Para além desta característica, este circuito tem uma ampla banda de frequências de oscilação, sendo por isso uma vantagem da utilização deste circuito, e será o objeto de estudo nesta tese.

Os osciladores RC têm a vantagem de ocupar uma área pequena num circuito integrado, pois como apenas tem condensadores e os elementos ativos, não tem bobinas que são elementos que ocupam uma área muito maior relativamente aos restantes elementos.

Estes osciladores têm a desvantagem de terem um ruído de fase maior, pois têm uma maior proporção de elementos ativos, sendo estes as principais fontes de ruído face aos elementos reativos.

Para o outro tipo de osciladores, os circuitos LC , se estes possuírem bobinas como um elemento indutivo, têm a desvantagem de ocupar uma área maior como referido anteriormente. No entanto, estes circuitos podem utilizar outros elementos ressonantes em vez do comum circuito tanque LC , como os dielétricos ressonantes, cristais ou linhas do tipo *stripline* [4]. Estes circuitos têm a vantagem de serem lineares, e por terem um valor baixo de ruído de fase.

3.3.2 Osciladores de relaxação

A melhor forma de representar o princípio de funcionamento de um oscilador com relaxação é através de um modelo de alto nível, como apresentado na figura 3.7 composta por um integrador ideal e um *schmitt trigger*, que representa uma abstração do seu funcionamento.

O funcionamento de um oscilador fortemente não linear pode ser modelado por um integrador e um *schmitt trigger*, pois um integrador ideal irá acumular uma tensão de forma linear com o tempo, desenhando assim uma reta v_{INT} .

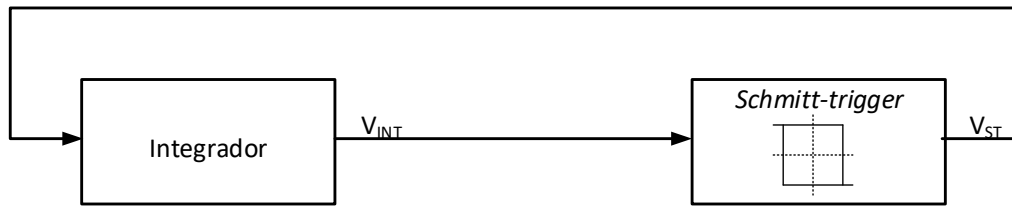


Figura 3.7 Diagrama de blocos do oscilador com relaxação, adaptado de [4].

Quando o *schmitt trigger* comutar o sinal de saída v_{ST} , o integrador ideal vai então desenhar uma reta igual, mas com o declive simétrico, desenhando assim um triângulo. Este comportamento é ilustrado na figura 3.8.

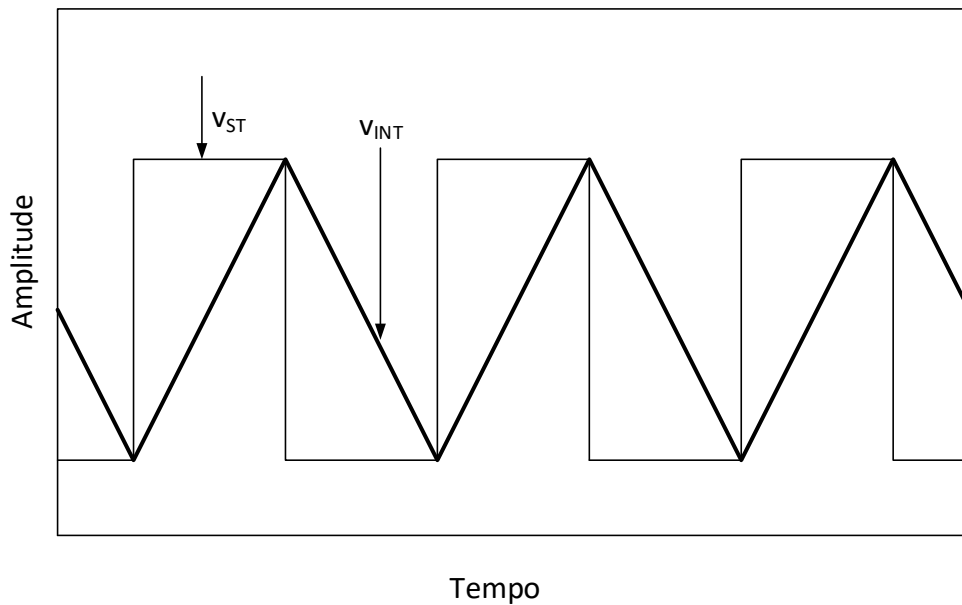


Figura 3.8 Forma de onda do oscilador com relaxação, adaptado de [4].

Como exemplo deste tipo de oscilador usaremos um circuito simples, um RC de primeira ordem como apresentado na figura 3.9. É um circuito de primeira ordem por ter só um elemento reativo, o condensador que simplesmente carrega e descarrega à frequência de oscilação.

Este circuito simula então o modelo de alto nível, sendo o integrador este condensador, que integra a corrente i_C da saída do comutador e transforma em tensão v_C conforme a expressão (3.13), e o par diferencial é responsável pela comutação e pela compensação das perdas resistivas.

$$v(t) = \frac{1}{C} \int_{t_0}^t i_c(\tau) + v(t_0) \quad (3.13)$$

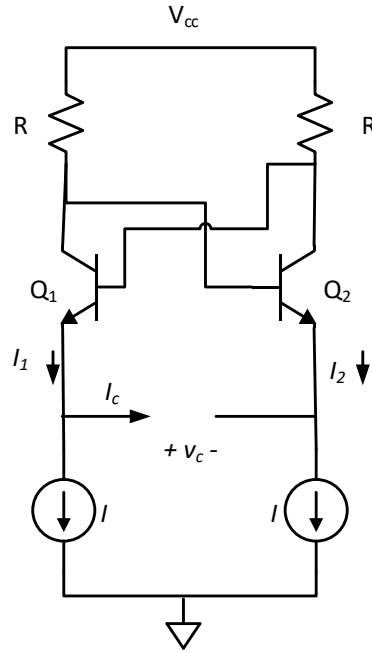


Figura 3.9 Implementação do Circuito *Schmitt-trigger*, adaptado de [4].

Conforme o condensador carrega e descarrega, gera uma tensão $v_c(t)$ conforme a figura 3.10 (a).

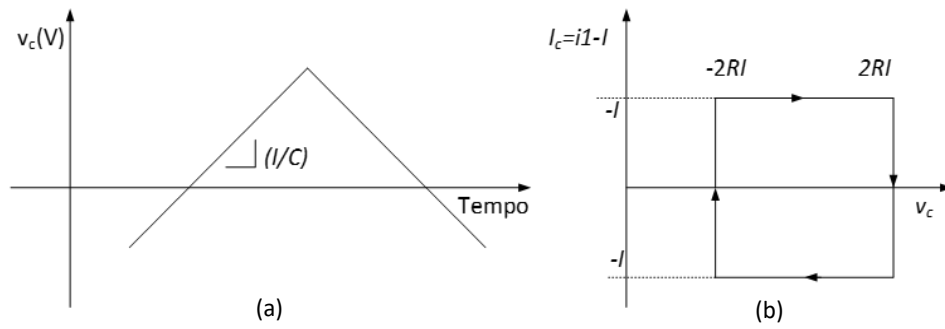


Figura 3.10 Forma de onda do Integrador e função transferência do *Schmitt-trigger*, adaptado de [4].

Tal como no modelo de alto nível, esta onda triangular é composta por duas retas, que invertem de sentido quando o *schmitt trigger* comuta o sinal. Neste caso, o sinal i_c à saída do comutador varia entre I e $-I$ conforme a figura 3.10 (b), e ocorre quando a

tensão v_c (equivalente à tensão de entrada do *schmitt trigger*) ultrapassa um valor máximo ou mínimo, $2RI$ e $-2RI$ respectivamente.

Este oscilador tem então uma forma de onda representada na figura 3.11, e com uma frequência de oscilação determinada pela constante de tempo RC .

$$f_0 = \frac{1}{8RC} \quad (3.14)$$

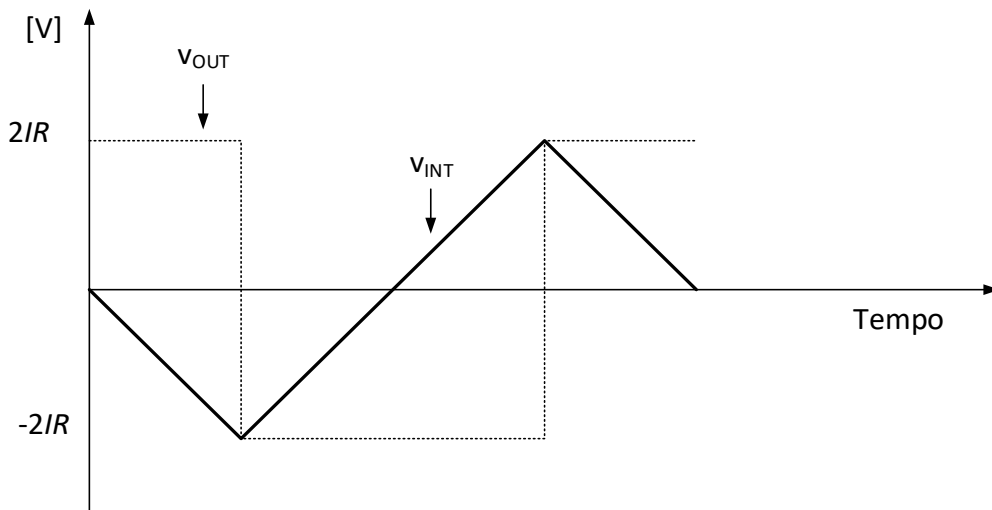


Figura 3.11 Saída do oscilador com relaxação, adaptado de [4].

Devido às características deste oscilador, é utilizado em aplicações com pouca exigência a nível de ruído de fase e de linearidade, mas onde se requer uma área de ocupação pequena, portanto é uma boa opção para circuitos integrados.

3.3.3 Osciladores LC

Este tipo de oscilador tem um conceito diferente, pois, uma vez que tem um comportamento quase linear, podemos determinar a frequência de oscilação pelo critério de Barkhausen, este vai oscilar à frequência para a qual a amplitude do ganho de malha for unitário e a fase igual a zero.

Para perceber o conceito do funcionamento deste circuito, representa-se na figura 3.12 o modelo de alto nível de um circuito LC [12].

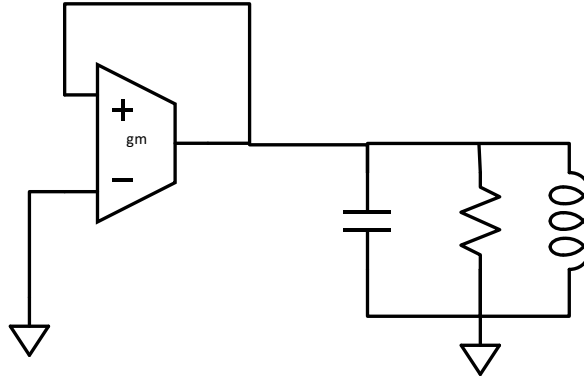


Figura 3.12 Modelo de alto nível de um oscilador LC , adaptado de [12].

O modelo apresentado é um circuito simples, onde a frequência de oscilação é determinada por um circuito tanque LC , e com uma resistência que representa as perdas resistivas nos elementos reativos não ideais. A onda sinusoidal tem origem na transferência de energia entre a bobina e o condensador, o que provoca uma diferença de tensão nos terminais da bobina devido à variação da corrente que esta armazena. Para além destes elementos reativos, o circuito apenas precisa de um circuito que simula uma resistência negativa $-R$, de modo a compensar as perdas resistivas no circuito tanque [12].

À frequência de ressonância, a impedância de um circuito tanque é infinita, pelo que neste caso é R , assim o ganho de malha é:

$$|H(j\omega_0)\beta(j\omega_0)| = g_m R = 1 \quad (3.15)$$

Pelo critério de Barkhausen:

$$|H(j\omega_0)\beta(j\omega_0)| = 1 \Leftrightarrow g_m = \frac{1}{R} \quad (3.16)$$

Esta condição é necessária mas não suficiente para o oscilador arrancar, para que o módulo do ganho seja superior a 1, tem que se satisfazer a condição (3.17).

$$g_m \geq \frac{1}{R} \quad (3.17)$$

Na figura 3.13 está mostrado um oscilador comumente utilizado em sistemas de RF, conhecido por oscilador LC CMOS diferencial [12].

Os transístores NMOS *cross-coupled* simulam a resistência negativa, pois estão em paralelo com os elementos reativos do circuito tanque. Da análise de pequenos sinais do circuito, podemos calcular a expressão da impedância do par diferencial, e chegamos ao resultado da expressão (3.18).

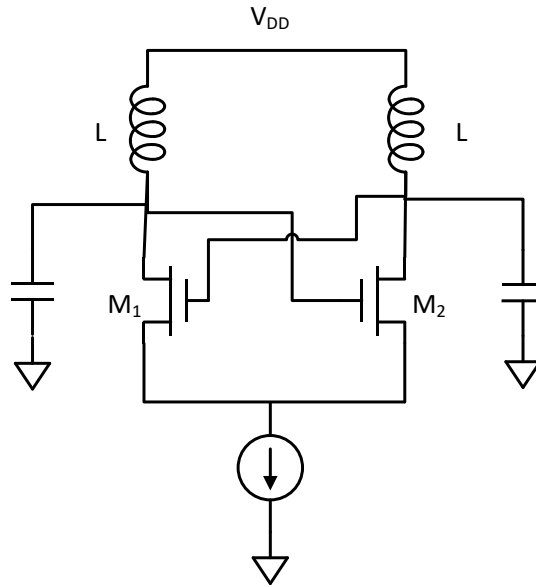


Figura 3.13 Oscilador LC , adaptado de [12].

$$R_x \geq -\frac{2}{g_m} \quad (3.18)$$

Conclui-se assim que o par diferencial simula a resistência negativa necessária ao funcionamento do oscilador.

Muitas aplicações requerem saídas em quadratura, o que não é uma característica deste circuito, no entanto, podemos acoplar outro oscilador, o que tem a desvantagem de ocupar ainda mais área e degradar a resposta em frequência devido às capacidades parasitas, no caso de aplicações de alta frequência.

3.3.4 *Two-Integrator*

O *Two-Integrator* podemos dizer que é dum tipo diferente dos anteriores, pois pode ter dois tipos diferentes de comportamento, linear ou *quasi-linear*.

O propósito da utilização desta topologia é que tem saídas em quadratura intrínsecas ao circuito, isto é, sem ter outro oscilador acoplado. Outra particularidade vantajosa deste circuito é uma banda larga de oscilação, na ordem das décadas, pois é controlável pela corrente de polarização.

Este oscilador basicamente é um sistema realimentado e composto por dois integradores, e, de modo a controlar a amplitude da oscilação, poderá também ter um limitador à saída dos integradores. É um oscilador *RC*, mas, no modo linear tem um comportamento semelhante a um *LC*.

3.3.4.1 Comportamento Não Linear

Neste caso, o oscilador é composto por dois integradores e dois limitadores conforme a figura 3.14, neste caso um *Hard-Limiter*, o que provoca uma forte distorção do sinal, pois corta os picos de tensão das ondas [4].

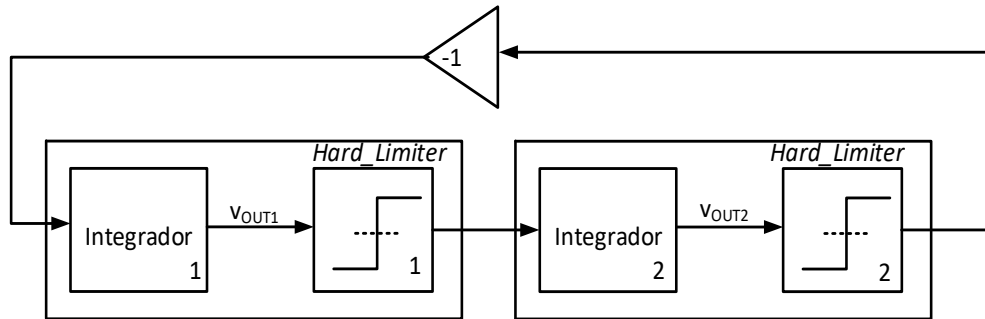


Figura 3.14 Oscilador *Two-integrator* com *hard-limiter*, adaptado de [4].

O sinal à saída dos integradores é triangular, e, uma vez que o limitador corta o pico do sinal, este é aproximadamente quadrado à saída dos limitadores, pelo que o sinal v_{OUT1} apenas vai determinar a polaridade do sinal v_{OUT2} [4]. A frequência de oscilação depende da amplitude do próprio sinal e da constante dos integradores, devendo estes serem iguais para que os sinais em quadratura tenham a mesma amplitude.

Este circuito tem um comportamento conforme a imagem da figura 3.15, se se assumir que os integradores têm uma constante de integração igual.

O oscilador tem uma amplitude de oscilação V_{OUT} igual ao valor máximo da soma das duas fases ($v_{OUT1} + v_{OUT2}$), como no exemplo da figura 3.15. Se K_i é a constante de integração dos integradores, a frequência de oscilação depende deste valor e da constante de integração segundo a expressão (3.19) [4].

$$f_0 = \frac{K_i}{2V_{OUT}} \quad (3.19)$$

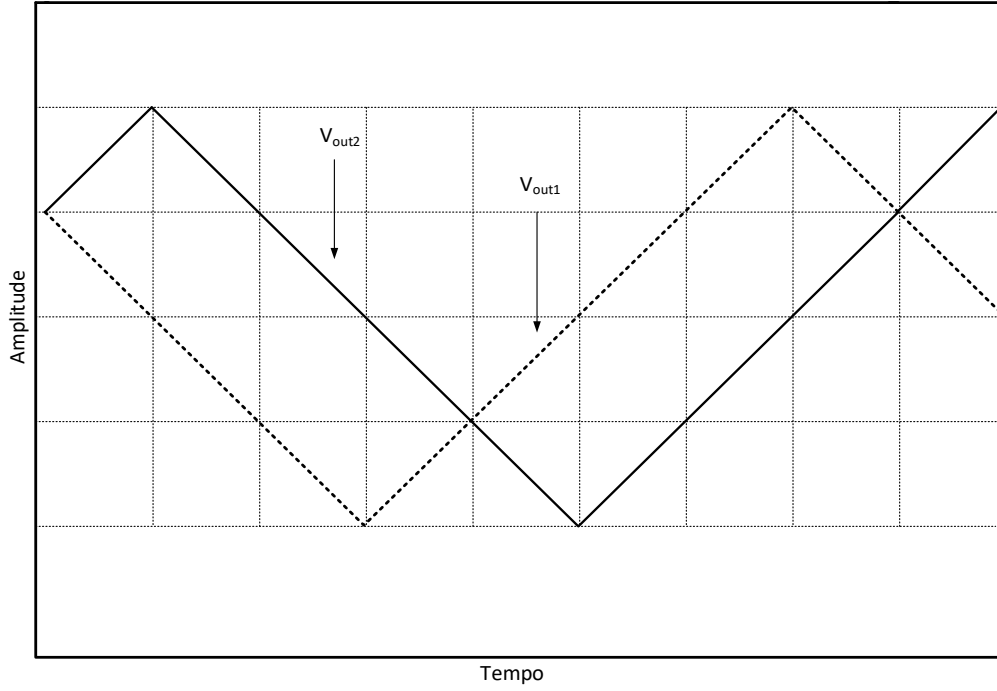


Figura 3.15 Saídas do integrador com as constantes do integrador iguais, adaptado de [4].

Se os dois integradores tiverem constantes de integração diferentes, as saídas do oscilador continuarão a estar em quadratura e à mesma frequência, apenas com amplitudes diferentes, o que faz sentido, pois, continuam a ser blocos integradores que provocam um desfasamento de 90° às sinusoides de entrada. Este caso é ilustrado na figura 3.16 [4].

Os sinais $V_{OUT} = v_{OUT1} + v_{OUT2}$ na figura 3.16 são dependentes das condições iniciais e também como já referido, pelas constantes de integração. Representa-se a seguir matematicamente o comportamento do oscilador para esse caso.

$$V_{OUT1} = 2(V_{INT1} + \frac{K_{i1}}{K_{i2}} V_{INT2}) \quad (3.20)$$

$$V_{OUT2} = 2(V_{INT2} + \frac{K_{i2}}{K_{i1}} V_{INT1}) \quad (3.21)$$

A frequência de oscilação dos dois sinais em quadratura será também definida pelas condições iniciais e pelas constantes de integração.

$$f_0 = \frac{1}{4(\frac{V_{INT1}}{K_{i1}} + \frac{V_{INT2}}{K_{i2}})} \quad (3.22)$$

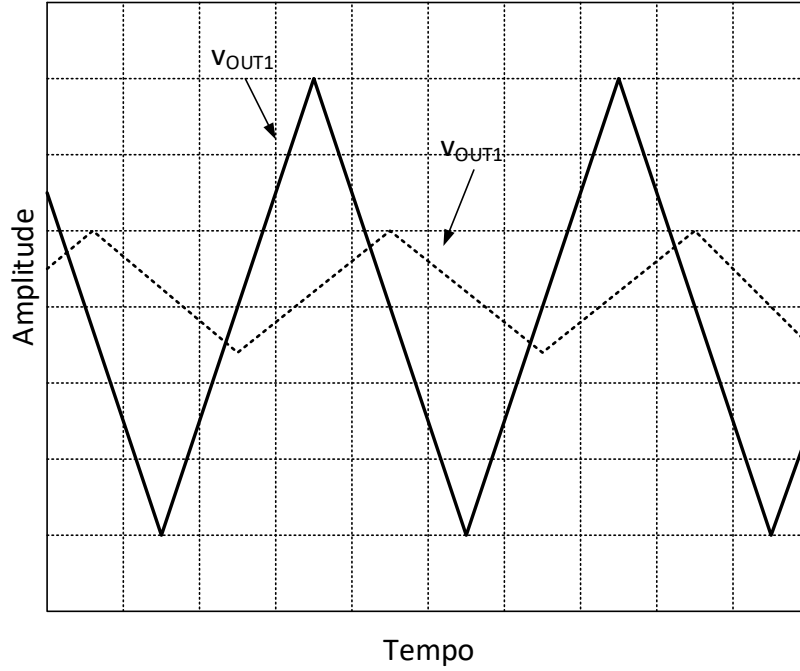


Figura 3.16 Saídas do integrador com as constantes do integrador diferentes, adaptado de [4].

Assim, este modelo requer cuidados adicionais, pois o seu funcionamento será definido pelas condições iniciais.

3.3.4.2 Comportamento Linear

Para este oscilador funcionar no modo linear, o modelo de alto nível tem uma alteração fundamental no limitador, este agora é um *soft-limiter*, pois, de modo a não introduzir distorção no sinal, o limitador não pode cortar os picos das sinusoides, devendo apenas provocar uma suave atenuação de modo ao oscilador não se tornar instável [4].

Assim, os limitadores deverão ter um ganho aproximadamente unitário, provocando uma mínima atenuação do sinal, de modo a manter uma atenuação linear.

Virá assim o ganho total do circuito linear, para dois blocos integradores em série, dado pela equação (3.23), onde K_i representa o ganho do integrador correspondente.

$$G_{Loop}(S) = K_1 \times \frac{1}{S} \times K_2 \times \frac{1}{S} = \frac{K_1 K_2}{S^2} \quad (3.23)$$

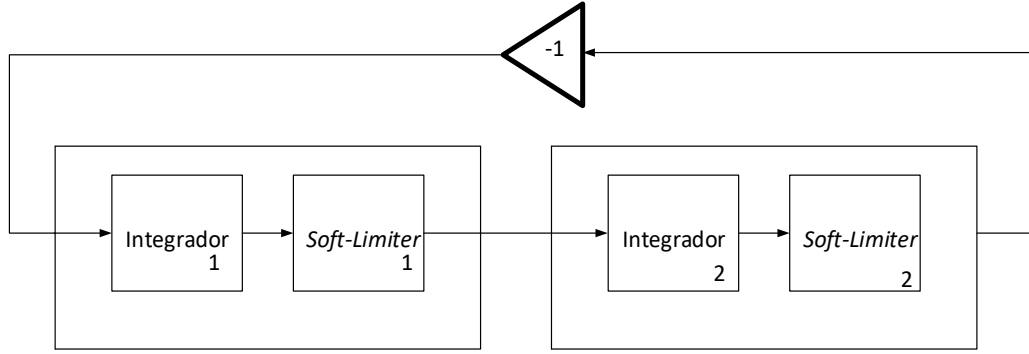


Figura 3.17 Oscilador *Two-Integrator* com *soft-limiter*, adaptado de [4].

De modo a satisfazer a condição da amplitude do critério de Barkhausen e resolvendo em ordem a ω_0 , chega-se facilmente à frequência de oscilação do circuito.

$$|H(j\omega)| = 1 \Rightarrow |G_{Loop}(S)| = 1 \Leftrightarrow K_1 K_2 = S^2 \Rightarrow \omega_0 = \sqrt{K_1 K_2} \quad (3.24)$$

Quanto à condição da fase $\text{Arg}(H(j\omega)) = 180^\circ$, esta condição é facilmente verificada, pois, cada integrador provoca um desfasamento de 90° . Assim, a frequência de oscilação é determinada apenas pela condição da amplitude [4].

Então, o circuito terá uma resposta semelhante à da figura 3.18 [4].

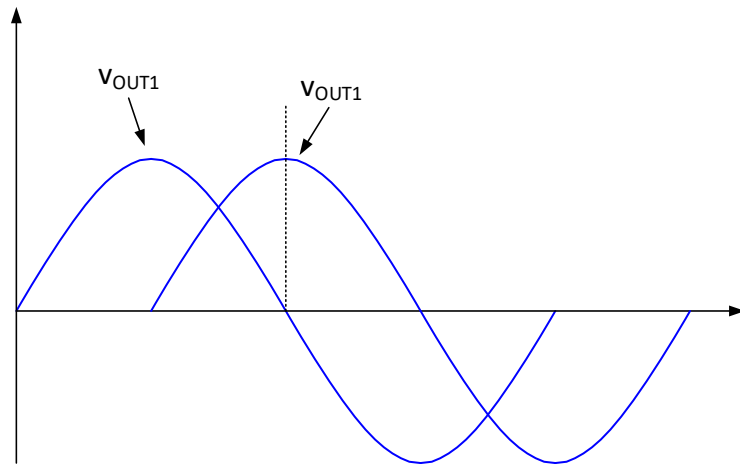


Figura 3.18 Oscilador *Two-Integrator* com saída sinusoidal, adaptado de [4].

4 Oscilador baseado em dois Integradores

4.1 Introdução

Para os requisitos anteriormente mencionados, para a aplicação num sistema de medição de impedâncias, verifica-se que o *Two-Integrator* é o oscilador indicado, que tem as características necessárias, uma gama de sintonização de aproximadamente uma década e, apesar de ser um oscilador *RC*, pode ter um comportamento não linear ou um comportamento quase linear, semelhante a um oscilador *LC* típico [4]. Também, uma vez que este oscilador fornece dois sinais em quadratura, irá gerar os sinais para os osciladores locais, bastando apenas sincronizar uma das fases com o sinal de entrada, podendo-se opcionalmente aplicar uma dessas fases na entrada da célula.

Este oscilador em modo *quasi-linear*, apesar de este oscilador não ser perfeitamente linear, este problema não será tão crítico, pois o processo de medição de impedâncias é capaz de eliminar harmónicas introduzidas. Um dos aspetos mais críticos será o ruído de fase, pois a técnica de medição de impedância requer níveis baixos de ruído, sendo um dos objetivos do trabalho minimizar este ruído no oscilador, assim como reduzir o espaço ocupado e o consumo.

4.2 Análise de esquemático

4.2.1 Two-integrator na zona linear

No capítulo anterior foi abordado o princípio de funcionamento deste oscilador pelo modelo de alto nível. Como representado na figura 4.1, o circuito deste oscilador é composto basicamente por um par diferencial e um condensador responsáveis por controlar a frequência de oscilação, mais um par diferencial adicional, com a característica de simular uma resistência negativa, de forma a compensar as perdas em *R* devido à não idealidade do integrador, e capaz de estabilizar a amplitude de oscilação [4].

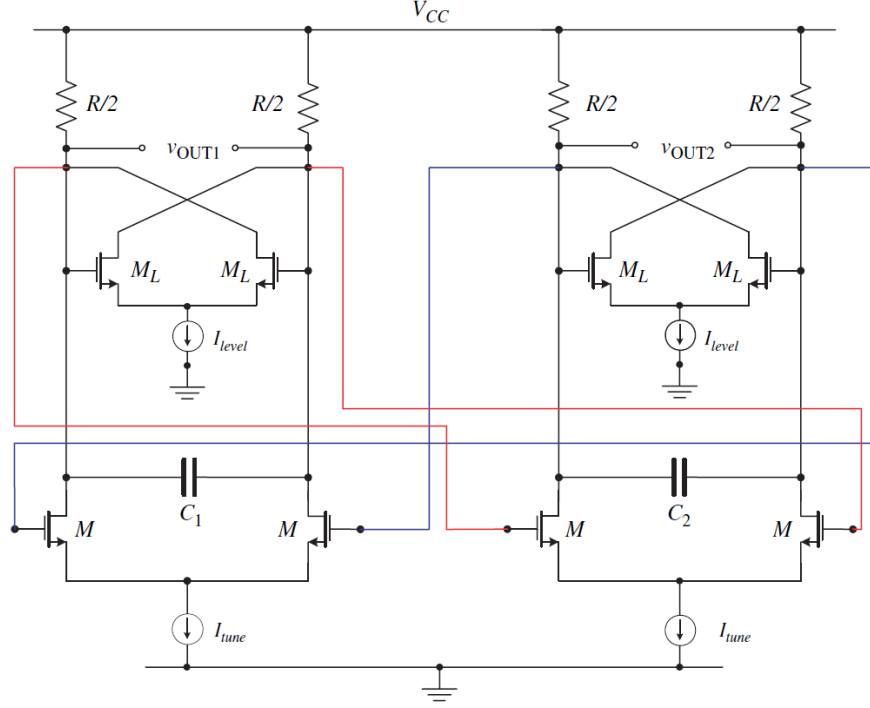


Figura 4.1 Implementação do circuito *Two-Integrator*, adaptado de [4].

No circuito da figura 4.1, a frequência de oscilação é então controlada pela corrente I_{tune} enquanto a corrente I_{level} controla a amplitude [4], pois, como a corrente faz variar a transcondutância do transistor, a resistência gerada vai depender desta corrente, virá $R_p = 1 / gm_L$. O esquemático da figura 4.1 pode ser representado pelo seu modelo linear da figura 4.2 [4].

Uma vez que no modo linear $R = 1 / gm_L$, este modelo simplifica, e virá para o ganho:

$$G_{Loop}(S) = \frac{1}{SC} \times gm \times \frac{1}{SC} \times gm = \frac{(gm)^2}{\omega^2 C^2} \quad (4.1)$$

Como a fase será sempre 180° , devido aos dois integradores, então a frequência de oscilação do *Two-Integrator* é imposta apenas pela condição de amplitude [4].

$$|H(j\omega)| = 1 \Rightarrow \frac{(gm)^2}{\omega^2 C^2} = 1 \Leftrightarrow \omega = \frac{gm}{C} \quad (4.2)$$

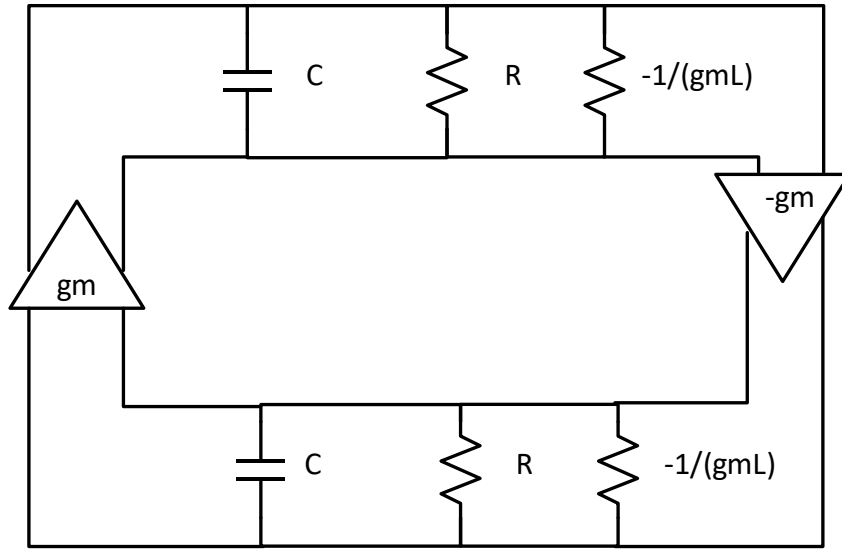


Figura 4.2 Modelo linear do circuito *Two-Integrator*, adaptado de [4].

Uma vez que se pretende abranger uma ampla gama de frequências, será mais prático variar o gm , através da variação da corrente de polarização dos transístores até que $R = 1 / gm_L$, de maneira que não haja sobrecompensação com a corrente de sintonização, de modo ao oscilador continuar a trabalhar na zona linear [4].

Também observou-se que na prática, quando o oscilador está na zona linear, a amplitude de oscilação também será proporcional à corrente de limitação, pelo que se torna fácil regular a amplitude da tensão de saída [4].

$$V_{OUT} = I_{level} R \quad (4.3)$$

Este processo requer especial atenção, pois se o sinal tiver uma grande amplitude, poderá haver saturação do limitador, provocando distorção do sinal [4].

4.2.2 PCDM-MOSCAP

Uma vez que um dos objetivos principais deste trabalho é reduzir a ocupação de área em circuito integrado deste circuito, é necessário recorrer a algumas técnicas para tal.

Apesar de este ser um circuito RC, não possui elementos indutivos como as bobinas que ocupam uma ampla área num circuito integrado, sabe-se que este circuito deverá trabalhar em baixas frequências, na ordem dos kHz, o que requer grandes constantes de

tempo, e consequentemente grandes valores de C . Então, o objetivo agora é dimensionar um condensador com uma grande capacidade por unidade de área.

A melhor solução encontrada será implementar um condensador com transístores, denominado MOSCAP, que tem esta característica de possuir uma grande capacidade por unidade de área. Esta técnica faz-se utilizando essencialmente a capacidade entre *bulk* para a *gate* de um transístor NMOS ou PMOS, controlando esta capacidade pela tensão V_{SB} aplicada aos terminais da fonte e do dreno ao substrato [13].

Sendo assim, esta capacidade C_{GB} tem uma forte dependência da tensão aplicada nestes terminais [13], que será a componente contínua mais a componente alternada da onda sinusoidal do oscilador e, uma vez que se tem essa componente variável, a capacidade do MOSCAP não será linear. A solução então será utilizar as técnicas de compensação com outros transístores em série ou paralelo, designadamente SCDM MOSCAP e PCDM MOSCAP, de modo à capacidade deste bloco ser linear com a tensão aplicada.

Dependendo da tensão V_{SB} aplicada, podemos colocar o transístor a funcionar em vários modos, em modo de depleção, acumulação ou inversão forte. Para colocar no modo de acumulação, geralmente é necessário uma tensão de polarização V_{SB} negativa, para o modo de depleção será necessário uma tensão positiva, e, para os transístores ficarem em modo de inversão forte, será necessário aplicar uma tensão de polarização V_{SB} superior à tensão de *threshold* V_T . Assim, como o oscilador será um circuito de baixa tensão, iremos colocar os transístores em modo de depleção [14].

Na figura 4.3 é apresentado um transístor PMOS polarizado em modo de depleção, para isso, aplica-se uma tensão negativa aos terminais da fonte e do dreno relativamente ao substrato. Assim, a capacidade C_{GB} deste transístor é vista do terminal A para o terminal B . Esta tensão V_{GB} faz alargar a zona linear deste condensador, devido à deslocação da tensão de *threshold* relativamente ao potencial do substrato, que é provocado pelo efeito de corpo do transístor, conforme a curva CV da figura 4.4 que representa a curva CV para várias tensões V_{SB} [13].

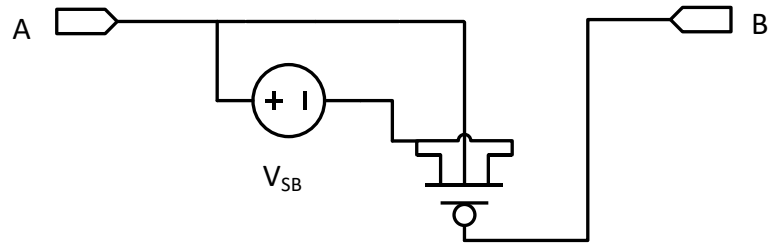


Figura 4.3 Polarização de transístor PMOS na zona de depleção, adaptado de [13].

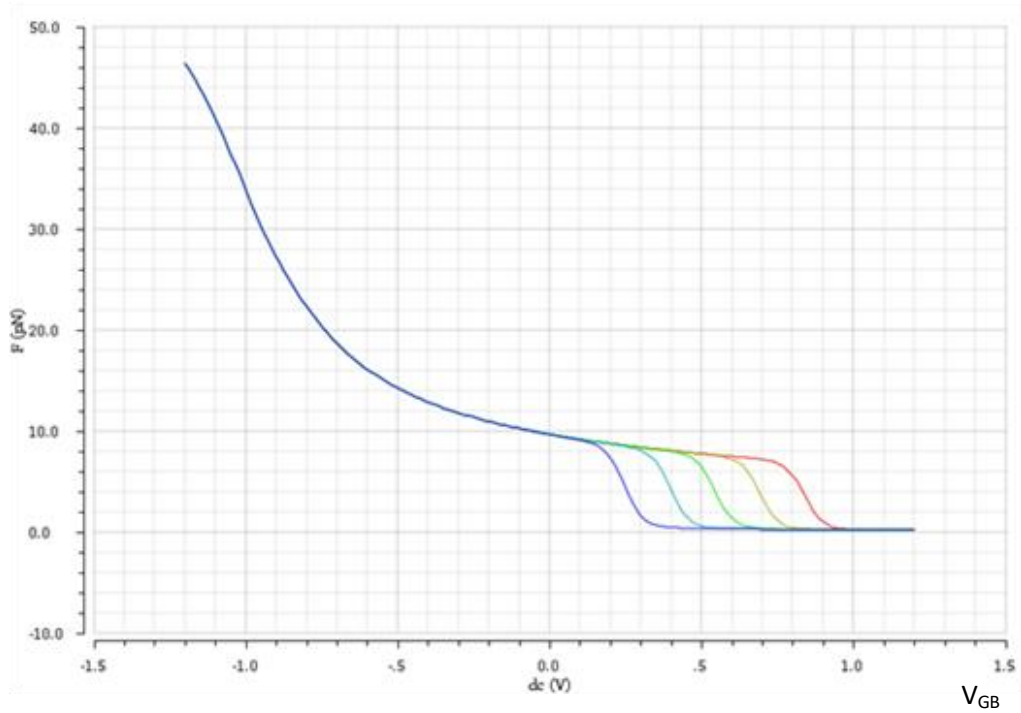


Figura 4.4 Curva da capacidade C_{GB} em função da tensão V_{GB} (*Gate-Bulk*) para diferentes valores de V_{SB} .

Devido ao desvio da tensão de *threshold*, a variação da tensão V_{SB} fará variar a tensão V_{GB} , conforme a expressão (4.4) [13].

$$V_{GB} \big|_{V_{GS}=V_T(V_{SB})} = V_{SB} + V_T(V_{SB}) \quad (4.4)$$

A tensão de *threshold* depende do coeficiente de efeito de corpo γ , da tensão V_{SB} e do potencial de Fermi do substrato ϕ_f conforme a expressão (4.5).

$$|V_T - V_{T0}| = \gamma \sqrt{|2\phi_f + V_{SB}|} - \gamma \sqrt{|2\phi_f|} \quad (4.5)$$

Por sua vez, o coeficiente de efeito de corpo γ depende da concentração de dopagem do substrato N_B , da espessura do óxido da porta t_{ox} , e da área da porta A_G , assim este coeficiente determina a dependência da tensão de *threshold* V_T da tensão V_{SB} aplicada, sendo ϵ uma constante dielétrica.

$$\gamma = \sqrt{\frac{2 \cdot \epsilon_0 \cdot \epsilon_{Si} \cdot q \cdot N_B}{C_{ox}}}, C_{ox} = \frac{\epsilon_0 \cdot \epsilon_{ox} \cdot A_G}{t_{ox}} \quad (4.6)$$

A curva CV é dada pela capacidade C_{ox} em série com a capacidade da camada em depleção C_{Depl} , ficando então conforme a expressão (4.7).

$$C_{GB} = \left(\frac{1}{C_{ox}} + \frac{1}{C_{Depl}} \right)^{-1} = \left(\frac{1}{C_{ox}} + \frac{l_{Depl}}{\epsilon_0 \cdot \epsilon_{Si}} \right)^{-1} \quad (4.7)$$

Onde l_{Depl} é a espessura da camada de depleção no transistor, conforme a expressão (4.8).

$$l_{Depl} = \frac{\epsilon_0 \cdot \epsilon_{Si}}{C_{ox}} \left(\sqrt{1 + \frac{2 \cdot |V_{GB} - V_{FB}| \cdot C_{ox}^2}{\epsilon_0 \cdot \epsilon_{Si} \cdot q \cdot N_B}} - 1 \right) \quad (4.8)$$

Vem então a expressão final da capacidade C_{GB} (4.9) para um transistor em modo de depleção, onde V_{FB} é a tensão de *Flatband*.

$$C_{GB} = C_{ox} \cdot \left(1 + \frac{2 \cdot |V_{GB} - V_{FB}| \cdot C_{ox}^2}{\epsilon_0 \cdot \epsilon_{Si} \cdot q \cdot N_B} \right)^{-\frac{1}{2}} \quad (4.9)$$

Podemos observar que a capacidade C_{GB} aumenta com a tensão V_{GB} como se vê na figura 4.4, que representa a curva CV de um transistor PMOS de uma tecnologia de 0.25- μm [13].

Sabe-se que é possível utilizar transistores em série ou em paralelo de modo a obter uma zona linear na curva CV do condensador MOS. No entanto, uma vez que capacidades em série diminuem a capacidade total, enquanto as capacidades em paralelo somam-se, significa então que para este caso em que o objetivo será ocupar uma área pequena, será conveniente usar as capacidades dos condensadores MOS em paralelo, o que terá uma capacidade por unidade de área aproximadamente quatro vezes maior do que com os transistores em série.

Neste caso, utiliza-se dois PMOS em configuração antiparalelo, cada transístor em diferentes *n-wells*. A capacidade resultante será vista dos terminais A e B, e o alargamento da região de depleção dos transístores é feito pela tensão V_{SB1} e V_{SB2} respectivamente.

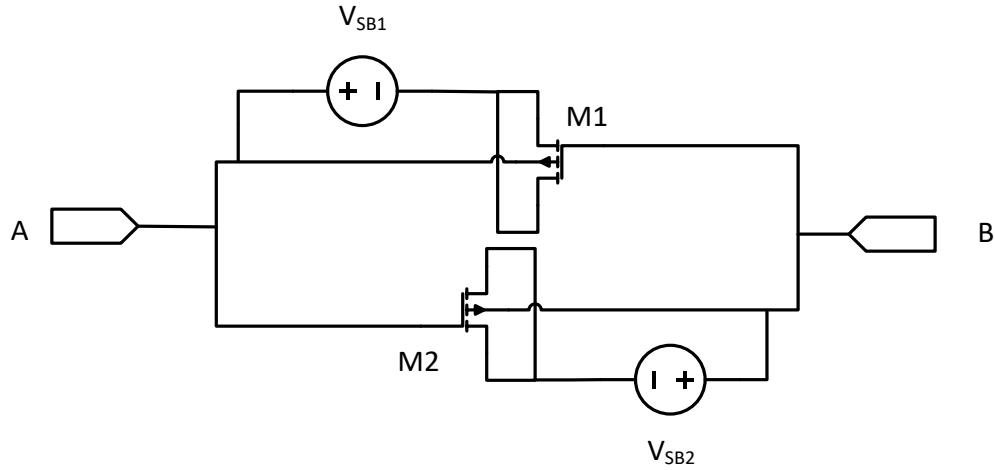


Figura 4.5 Esquemático de um MOSCAP em modo de compensação paralelo, adaptado de [13].

Assim, uma vez que as capacidades C_{GB} de cada transístor estão em paralelo, basta as somar para obter a capacidade resultante C_{ParD} do PCDM-MOSCAP, conforme a expressão (4.10).

$$C_{ParD} = C_{GB1}(V_{GB1}) + C_{GB2}(V_{GB2}) \quad (4.10)$$

Virá então para $V_{GB} = V_{GB1} = V_{GB2}$ a seguinte resultante matemática para a capacidade por unidade de área C_{ParD} do PCDM-MOSCAP, sendo $RVD_{ParD}(V_{AB})$ a parte residual dependente da tensão V_{AB} .

$$C_{ParD} = 2C_{ox} \cdot \left(1 + \frac{2V_{FB} \cdot C_{ox}^2}{\epsilon_0 \cdot \epsilon_{Si} \cdot q \cdot N_B} \right)^{-\frac{1}{2}} \cdot (1 + RVD_{ParD}(V_{AB})) \quad (4.11)$$

A figura 4.6 representa as curvas CV teóricas das capacidades de dois MOSCAP em modo de depleção em função da tensão aplicada V_{GB} , e a curva CV da soma destes, resultante da compensação em paralelo.

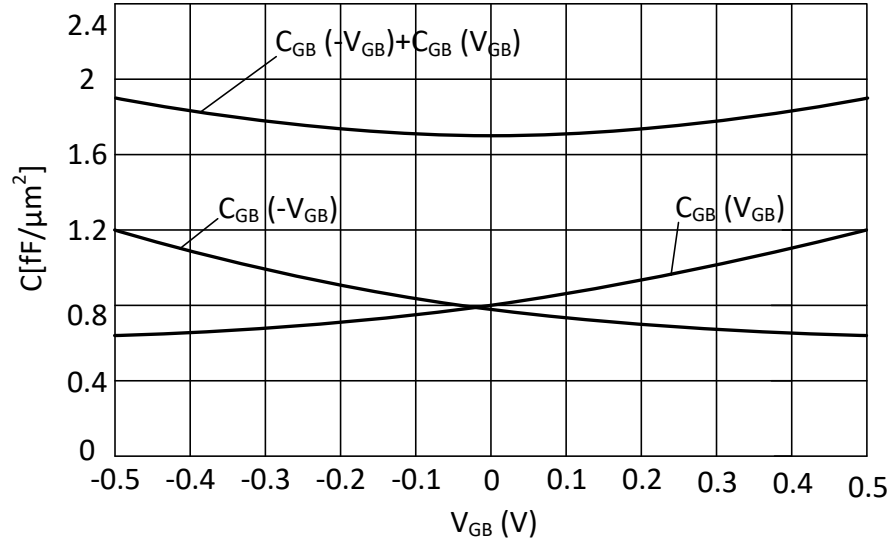


Figura 4.6 Visualização de efeito de compensação teórico de um PCDM-MOSCAP de canal P, adaptado de [13].

A figura 4.7 mostra o resultado de um teste feito com esta configuração em antiparalelo, onde podemos confirmar a resultante linear desta configuração, assim como o alargamento da zona de depleção em função da tensão V_{SB} . A figura 4.8 corresponde a uma ampliação da zona linear, e que corresponde à parte residual da capacidade C_{ParD} .

Podemos notar pela curva CV residual que a variação da capacidade é inferior a 0.1 pF para uma variação de 0.5 V da tensão V_{AB} aplicada, o que corresponde a cerca de 6%. Teremos então um condensador suficientemente linear para esta aplicação específica, em que a componente alternada do oscilador não deverá ser superior a 10 mV.

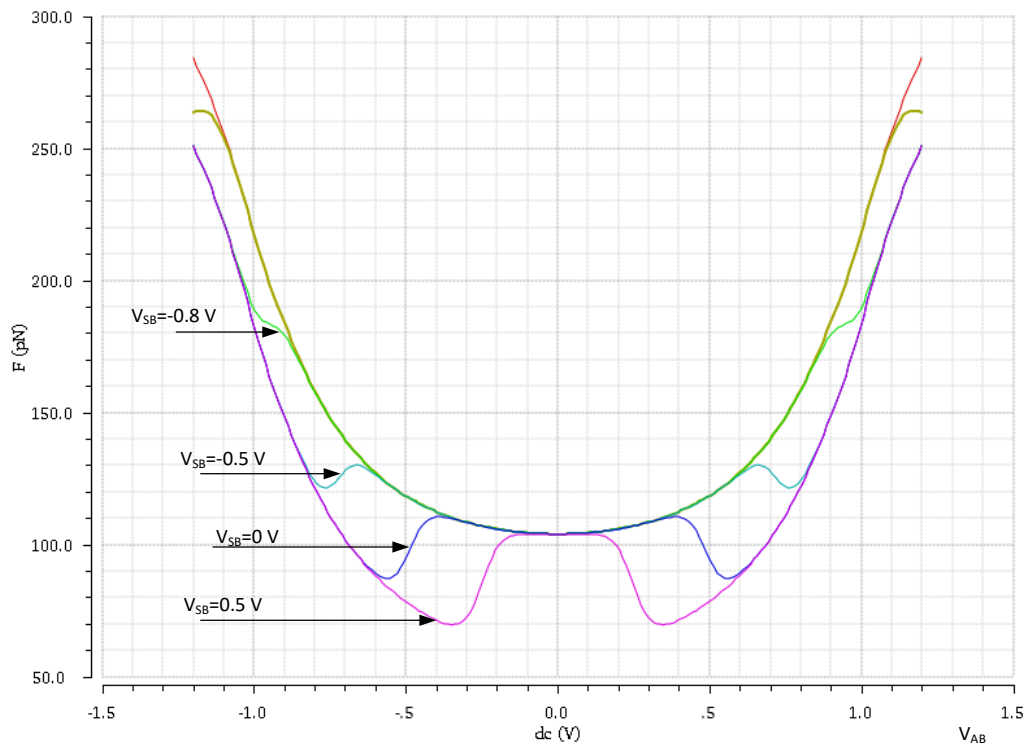


Figura 4.7 Curvas CV_{AB} para diferentes tensões de polarização do substrato (V_{SB}).

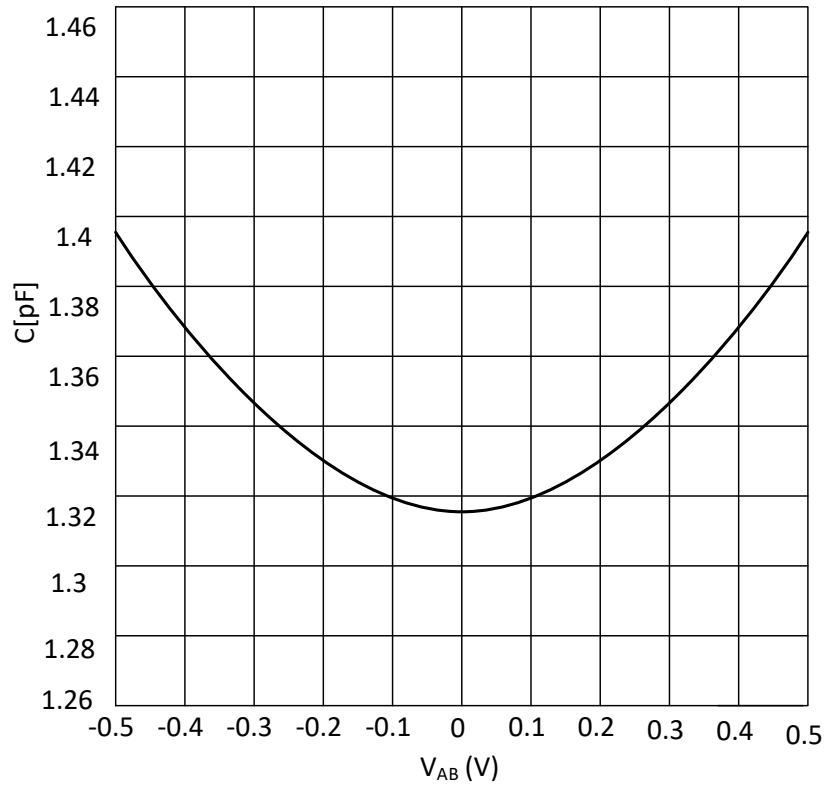


Figura 4.8 Residual da capacidade dependente da tensão V_{AB} , adaptado de [13].

4.3 Projeto do circuito

Para dimensionar este circuito, foi tido em vista o posterior projeto do *layout* do circuito, pelo que o esquemático foi desenhado e dimensionado obedecendo às regras e “boas práticas” necessárias de modo a facilitar o projeto do *layout*.

Então, os transístores foram dimensionados de forma a ficarem o mais simétricos possível, e o esquemático foi desenhado o mais hierárquico possível. Quanto ao projeto do esquemático, começou-se pelo condensador, e subindo na hierarquia conforme as figuras a seguir.

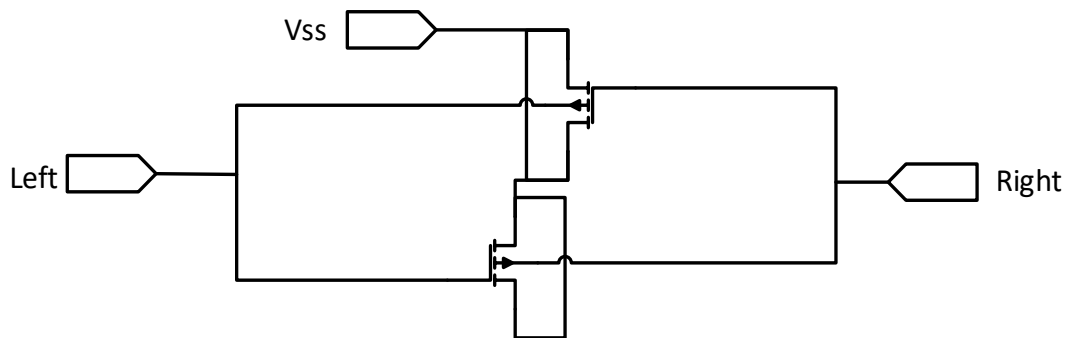


Figura 4.9 Esquemático do PCDM_MOSCAP utilizado com transístores PMOS.

De seguida, projetou-se um integrador, pois como é suposto o oscilador ter dois integradores iguais, será uma boa prática encapsular este bloco. Este bloco está representado na figura 4.10 onde já inclui todos os componentes reais, como o condensador, as resistências e as fontes de corrente.

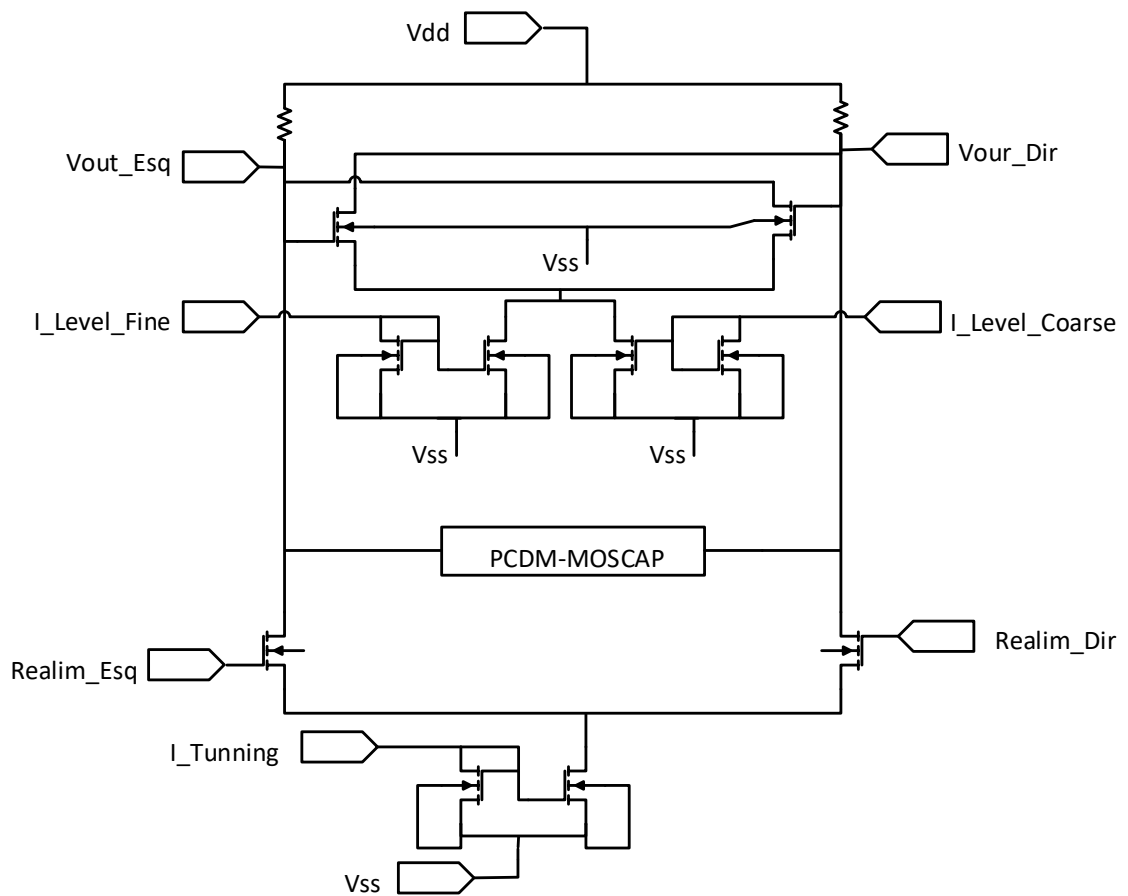


Figura 4.10 Esquemático do integrador

Assim, para construir o oscilador pretendido, basta ligar os dois integradores e fazer a realimentação, mas trocando as fases do sinal diferencial na realimentação, de modo a simular um desvio de fase de 180° .

Após simulações, notou-se que a tensão mínima atingível para que o oscilador arrancasse era cerca de 50 mV, no entanto, pretendia-se que este valor baixasse para cerca de 1 mV, pelo que se teve que acrescentar um *buffer* atenuador em cada saída, como na imagem da figura 4.11, em que o bloco da esquerda corresponde ao *Two-Integrator*, e os restantes são os atenuadores para cada fase.

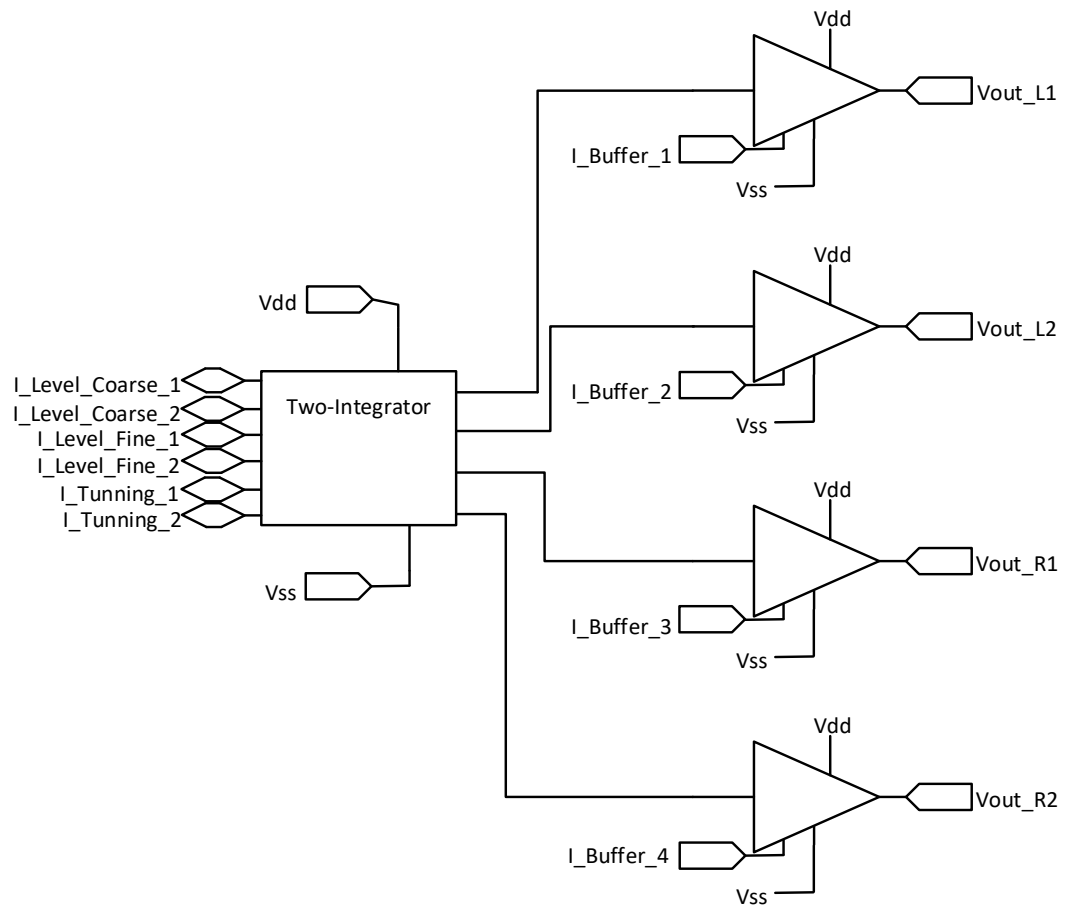


Figura 4.11 Esquemático do *Two-Integrator* com o Buffer atenuador.

A figura 4.12 corresponde ao *buffer* atenuador, que neste caso foi utilizado uma configuração de um seguidor de fonte.

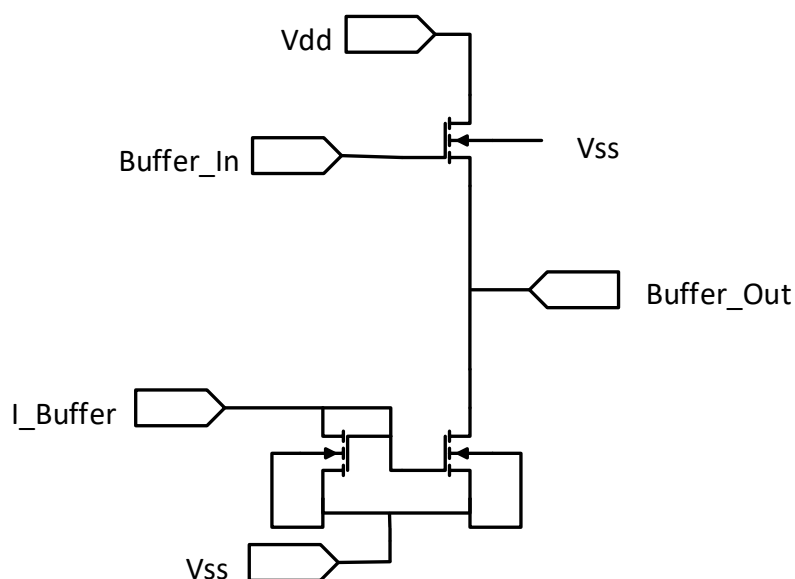


Figura 4.12 Esquemático do circuito atenuador implementado com um seguidor de fonte.

Como se pretende fabricar o circuito, foi necessário acrescentar os díodos ESD para todas as entradas e saídas exceto para *Vdd* e *Vss*, de modo a proteger o circuito contra eletricidades estáticas aquando do seu fabrico. Também, para o circuito ficar com os pinos acessíveis para montagem na placa de teste, foi necessário colocar os PADs no circuito. O circuito final com o anel de PADs e os díodos corresponde ao nível TOP.

Após ter projetado a parte do circuito que será implementada, foi criado um *Test-Bench* para simular o resultado final. Este esquemático inclui o *Oscillator_Top* e um circuito *Cell*, que corresponde ao circuito equivalente para modelar a célula, tendo em consideração todas as resistências parasitas e capacidades parasitas dos elétrodos assim como do substrato, como no exemplo referido anteriormente. O circuito final para testar o nível TOP e considerando a carga, que neste caso será a célula, está representado na figura 4.13, correspondendo ao circuito utilizado no Cadence.

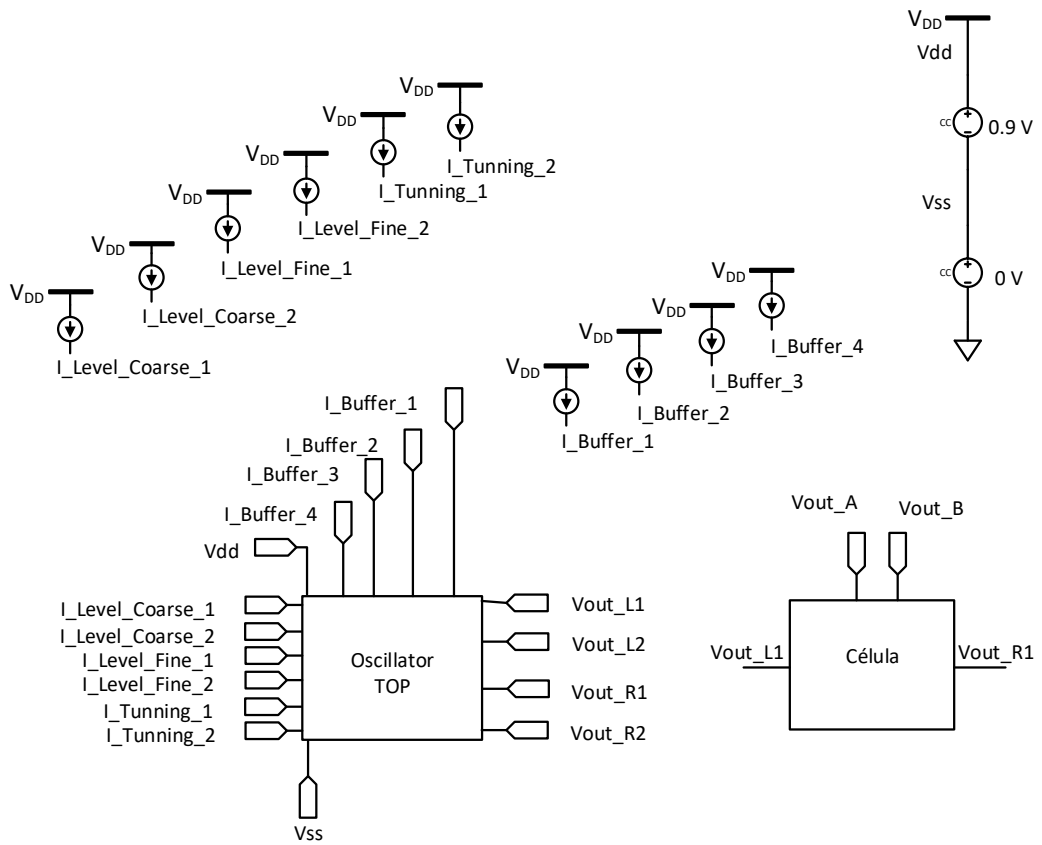


Figura 4.13 Esquemático do nível TOP do oscilador e modelo equivalente da célula, com circuito para do *Test-Bench*.

Assim, será aplicado um sinal em quadratura na célula, e medida a tensão resultante aos terminais do eletrólito. A célula é representada pelo seu esquema elétrico equivalente conforme o esquema da figura 4.14, onde a impedância do eletrólito é representada pela resistência R_W .

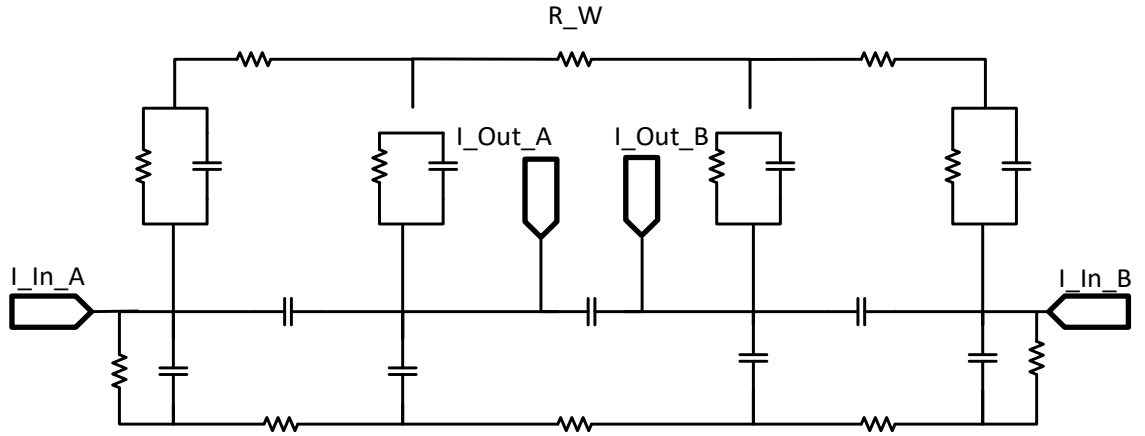


Figura 4.14 Esquema equivalente da célula

4.3.1 MOSCAP

Por uma questão prática, começou-se por dimensionar o circuito subindo na hierarquia, começando pelo condensador.

Sabemos que se pode controlar a frequência do oscilador através da capacidade do condensador ou da corrente I_{Tun} , no entanto, definiu-se um valor de 100 pF para o condensador, por ser um valor consideravelmente alto para se ter uma frequência baixa, e também não convém ter um condensador muito grande para não ocupar uma área muito grande no circuito integrado.

Para dimensionar este condensador, parametrizou-se igualmente os dois transístores, e assumiu-se que os transístores devem simplesmente ter uma área grande ($W \times L$) de modo a se ter 100 pF no patamar da curva CV , e uma polarização do substrato o suficiente para alargar consideravelmente a zona de depleção do transístor.

Para testar qual a capacidade deste condensador e observar a curva CV , fez-se várias simulações elétricas utilizando o simulador SpectreRF do Cadence varrendo a tensão V_{AB} de -1.2 V a 1.2 V por ser o intervalo do limite de tensão da tecnologia, podendo fazer uma simulação paramétrica variando a tensão de polarização V_{GB} conforme a figura 4.7. A capacidade do condensador é a soma das capacidades do *bulk* para a *gate* C_{gb} dos dois transístores.

As várias curvas na figura 4.7 representam então a capacidade C_{AB} para várias tensões V_{GB} diferentes. Conclui-se então que a variação da tensão V_{GB} apenas influencia significativamente a linearidade da capacidade resultante para tensões entre -0.5 V a 0.5 V aproximadamente. Podemos aumentar o valor desta tensão, não trazendo vantagens ou desvantagens neste caso.

Por facilidade de esquemático e enquadramento, ligou-se os terminais A e B do condensador aos nós de oscilação do integrador, e os terminais do *drain* e *source* de ambos os transístores foram curto-circuitados para o V_{ss} , conforme a figura 4.15.

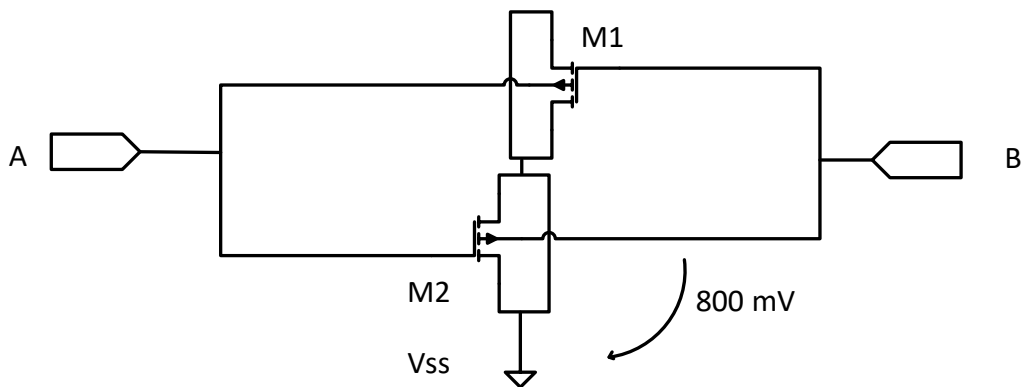


Figura 4.15 Esquemático do PCDM_MOSCAP utilizado com transístores PMOS, assumindo $V_{GB}=0.8$ V.

Assim, como os nós do oscilador terão uma tensão contínua de aproximadamente 0.8 V, ficou $V_{SB} \approx 0.8$ V que corresponde à curva assinalada na figura 4.7.

Uma vez que a componente alternada do oscilador será em torno de 100 mV, então este condensador será praticamente linear. Tem-se então na figura 4.16 a curva CV resultante para uma tensão de polarização V_{SB} de 800 mV, e podemos ver então que teremos uma variação de capacidade máxima de 0.47 pF para uma amplitude de oscilação de 100 mV.

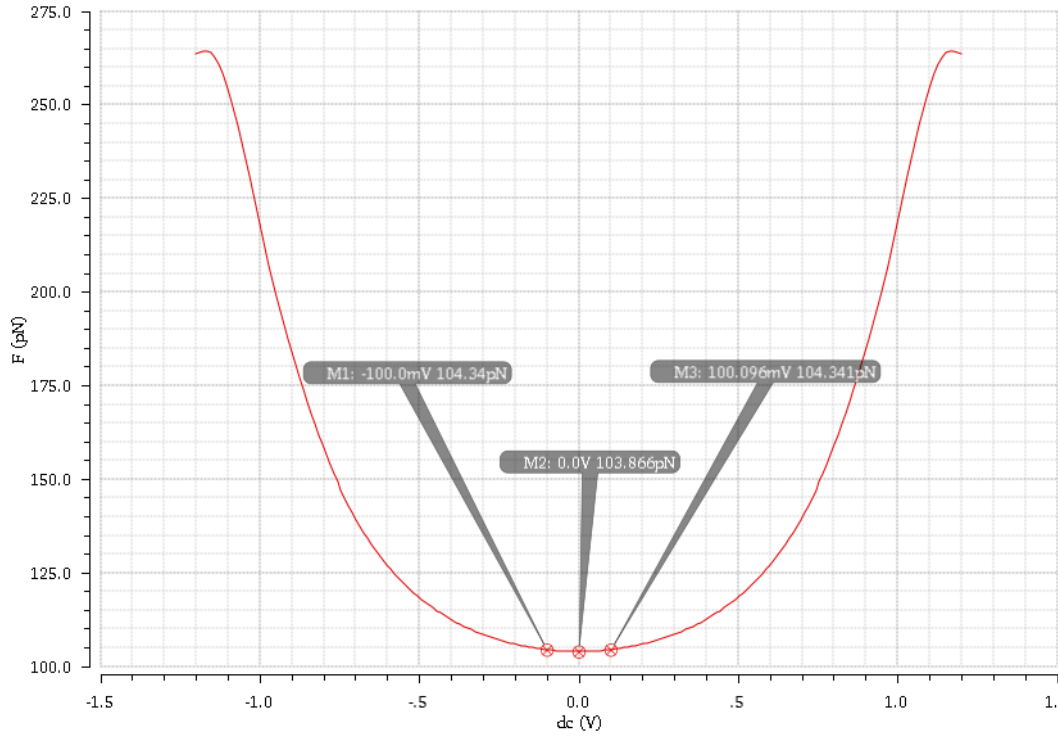


Figura 4.16 Valores da capacitância do MOSCAP, com a variação da tensão aplicada.

4.3.2 Oscilador

Após dimensionar o condensador substituiu-se este no bloco do integrador e, utilizando ainda as fontes de corrente ideais, dimensionou-se os transístores e as resistências.

As resistências servem apenas para baixar a tensão de *offset* da onda sinusoidal, isto para o pico da onda não se aproximar demasiado da tensão de V_{dd} , para o sinal não saturar em blocos posteriores. Assim, considerou-se ser 100 mV um valor aceitável para a tensão aos terminais das resistências, que deverão ter uma resistência que satisfaça a condição (4.12).

$$R \times (I_{level}) \approx 2 \times 100\text{mV} \quad (4.12)$$

A expressão da lei de ohm (4.12) apenas contabiliza a corrente I_{level} porque a influência da corrente de polarização I_{tuning} será mínima comparativamente a I_{level} .

Para o dimensionamento dos transístores, partiu-se do princípio que estes podiam ser bastante grandes, pois, como é um circuito a baixa frequência, este precisa de grandes

valores de capacidade nos nós de oscilação, portanto, os transístores grandes serão uma vantagem neste aspeto. Também, considerando o ruído de *flicker*, este é inversamente proporcional ao tamanho dos transístores $N = (K / C_{ox} \times W \times L \times f)$, pelo que também neste aspeto, os transístores M_T , deverão ter um tamanho o maior possível. Resta então analisar qual será o tamanho adequado para o funcionamento do oscilador e determinar a relação (W / L) dos transístores M_T e M_L , de modo que o oscilador arranque e oscile com a menor amplitude possível. Por outro lado, deveremos encontrar um compromisso de modo a ocupar a menor área possível e que se tenha um baixo consumo.

Para que o oscilador trabalhe no modo quase linear e assim poder aproximar o circuito pelo seu esquema linear da figura 4.2, o par diferencial dos transístores M_L deve compensar apenas com a quantidade de “resistência negativa” $R = 1 / gm$ o suficiente para que o circuito oscile, sendo R as perdas do integrador devido aos pares de resistências $R / 2$ e não idealidades do transístor M_L [4].

Os transístores M_T definem a frequência de oscilação, devemos então olhar para a equação da frequência de oscilação deste circuito $\omega = g_m / C$. Tendo em conta que se teve que ocupar uma área pequena pelo condensador, então, de modo a se conseguir frequências muito baixas como 1 kHz deveremos também ter um gm muito baixo, e consequentemente uma corrente de polarização muito baixa.

Para ter um gm muito baixo, tem-se que por os transístores o mais próximo possível da zona de corte, ficando neste caso na região de inversão fraca.

Nesta região, a corrente não depende das dimensões do transístor, pelo que a transcondutância segue a representação matemática da equação (4.14).

$$I_D = I_S e^{\frac{V_{gs}}{nV_T}} \quad (4.13)$$

$$gm = \frac{\partial I_D}{\partial V_{gs}} = \frac{1}{nV_T} I_S e^{\frac{V_{gs}}{nV_T}} = \frac{1}{nV_T} I_D \quad (4.14)$$

Então, para se ter os transístores nesta região e conseguir um ganho de transcondutância muito baixo, será necessário apenas ter uma relação de W / L suficientemente baixa, e uma tensão v_{gs} baixa. Assim, $V_{gs} \ll V_{th} \rightarrow V_{gs} - V_{th} \leq 0$.

Quanto aos transístores M_L , uma vez que o objetivo será amplificar ligeiramente o sinal de modo a compensar apenas as perdas resistivas, foram colocados a funcionar na

zona ativa, então, combina-se uma relação W / L de modo a ocupar uma área pequena, e uma corrente de polarização relativamente baixa, até se verificar as condições $V_{gs} > V_{th}$ e $V_{ds} > V_{dsat}$.

Estimou-se uma corrente média de 100uA para se ter baixo consumo, e ajustou-se então depois a relação W / L de modo a cumprir as condições e verificou-se $R \simeq \frac{1}{gm}$.

4.3.3 Fontes de corrente

Para completar o bloco do oscilador, resta apenas dimensionar as fontes de corrente I_{Level} e $I_{Tunning}$.

Com as fontes de corrente ideais decidiu-se testar este oscilador numa gama de frequências muito baixa, de 1 kHz a 20 kHz, e registou-se quais os valores máximos e mínimos de corrente para o oscilador arrancar e registou-se esses valores conforme a tabela 4-1.

Tabela 4-1 Correntes de Polarização de sintonização do oscilador

$I_{Tunning}$ 1 kHz	$I_{Tunning}$ 20 kHz	I_{Level} 1 kHz	I_{Level} 20 kHz
95,3391nA	2,3159uA	177,057uA	177,851uA

Temos então duas situações diferentes, a fonte de corrente $I_{Tunning}$ como deverá gerar correntes da ordem dos nano-Amperes deverá operar na zona de inversão fraca, enquanto a fonte de corrente I_{Level} deverá operar na zona de saturação.

No caso da fonte de corrente de $I_{Tunning}$, para o caso do transístor do espelho de corrente da figura 4.10, este deverá ter uma relação W / L muito baixa, pois, como existe sempre uma corrente baixa que é quase independente de W / L conforme a equação (4.13), a solução será aumentar o comprimento do canal o quanto possível para aumentar a resistência do transístor. Assim, após fixar um valor de corrente a injetar, basta fixar um valor para o L igual para ambos os transístores do espelho de corrente e escolher uma

relação de espelhamento, e podemos fazer uma simulação DC varrendo os valores de W até encontrar o valor de corrente puxada esperado conforme a figura 4.17.

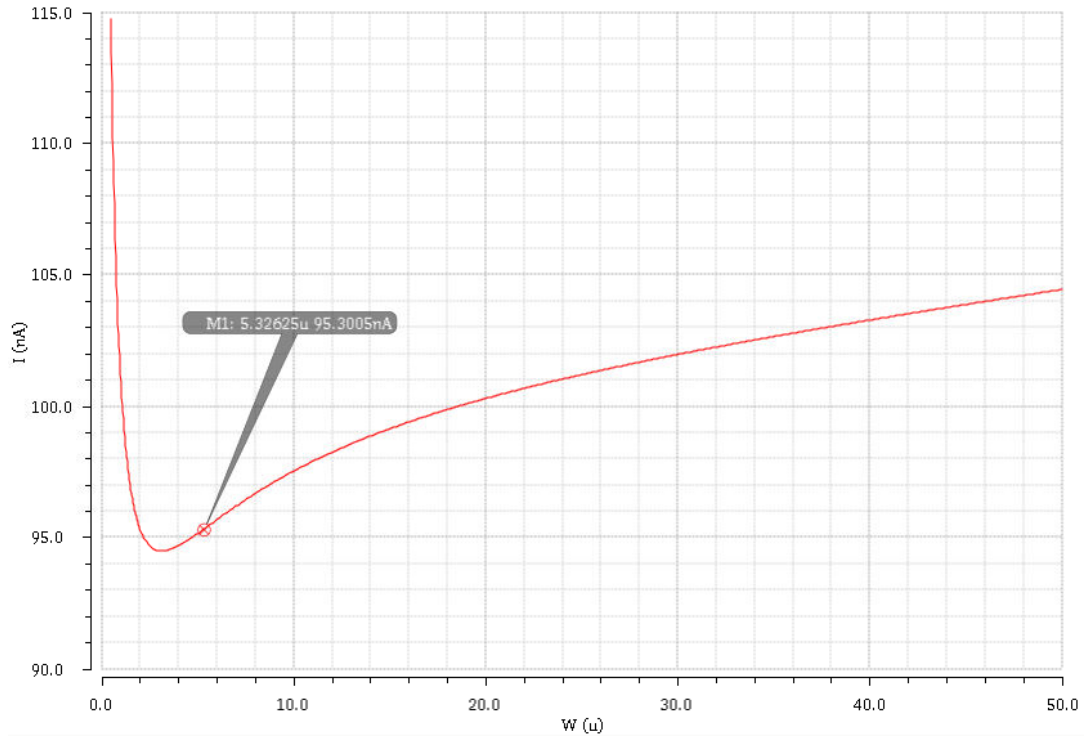


Figura 4.17 Valor da corrente (I) em função da largura do canal (W) num espelho de corrente.

Podemos notar que não há muita dependência de W , no entanto é relevante para este caso. A relação de espelhamento deverá ser grande, assim o transístor em configuração de díodo deverá ter uma largura do canal muito maior, pois como a corrente tem um intervalo de variação muito pequeno, será conveniente aumentar a resolução da variação da corrente.

Quanto à fonte de corrente I_{Level} , podemos facilmente utilizar a expressão da corrente no modo de saturação conforme a expressão (4.15), fixando um valor para o comprimento do canal e calcular o valor de W , e assim garantimos que o transístor fica na zona de saturação.

$$W = \frac{2I_D \times L}{K(V_{gs} - V_{th})} \quad (4.15)$$

Para este transístor, decidiu-se colocar uma relação de 1:1 por ser um valor de corrente de relativamente baixo consumo.

No entanto, como se pretende ter uma onda sinusoidal no oscilador o mais linear possível, esta corrente I_{Level} terá de variar minimamente conforme a frequência de oscilação de modo a se ajustar aos novos valores. Verificou-se que, como indicado na tabela 4-1, estes valores ideais são muito precisos e o intervalo de variação é muito reduzido, pelo que o circuito ficará muito pouco robusto a pequenas variações de processo ou temperatura, assim como será um problema para o caso dos níveis de correntes injetados no circuito virem a ser controlados por controladores digitais, que necessitarão de uma elevada resolução. Assim, a solução encontrada foi adicionar uma fonte de corrente, pelo que ficará uma para o ajuste grosso e outra para o ajuste fino.

Vê-se que o intervalo de variação necessária é de apenas 0.794 uA , pelo que será suficiente adicionar uma fonte de corrente igual à fonte de $I_{Tunning}$.

Após dimensionadas as fontes de corrente, o circuito deverá ser testado e posto a funcionar na gama de frequências esperada. Assim, sabendo quais os valores da corrente de polarização utilizados nas fontes de corrente ideais, podemos agora fazer uma simulação DC para descobrir o novo valor de corrente a injetar em função da corrente efetivamente espelhada, conforme a figura 4.18, que corresponde aos valores da corrente de polarização $I_{Tunning}$ para as frequências de 1 kHz, 5 kHz, 10 kHz e 20 kHz respetivamente.

Podemos observar pela figura 4.18 que se tem uma gama de variação de 1 uA até 25 uA, pelo que se pode ter 25 níveis de corrente para o caso de se ter um *Step* mínimo de 1 uA. Procede-se então da mesma forma para as restantes fontes de corrente.

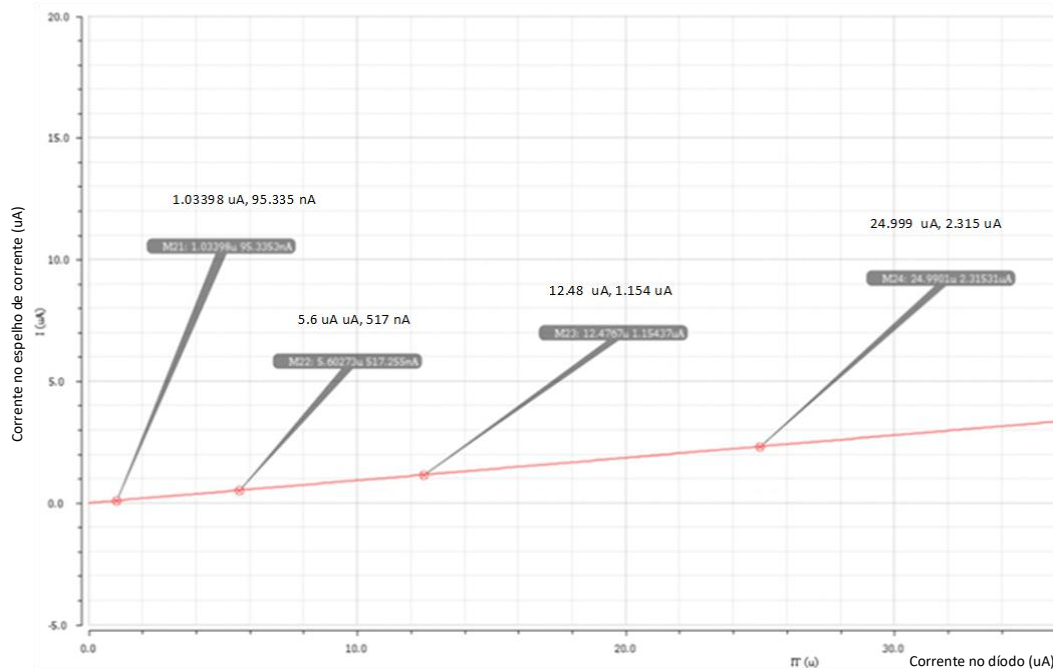


Figura 4.18 Valores da corrente de polarização no diodo e no espelho de corrente para sintonização da frequência.

4.3.4 Buffer

De modo a poder atenuar o sinal, foi necessário adicionar um circuito atenuador a cada fase do oscilador.

Assim, o oscilador foi colocado a oscilar na amplitude mínima e a 1 kHz que corresponde ao pior caso, e foi então dimensionada a relação de atenuação até se ter um máximo de corrente de 10 nA aplicada à célula, utilizando-se para isso um seguidor de fonte, conforme a figura 4.12.

Para se dimensionar o transistor seguidor de fonte de modo a ter um ganho muito inferior a 1, teve-se apenas que olhar para a equação do ganho deste no modo de saturação, conforme a expressão aproximada (4.16) [15], sendo g_{mb} o ganho de transcondutância negativo devido ao efeito de corpo e R_s a resistência de condução do transistor da fonte de corrente.

$$A_v = \frac{gmR_s}{1 + (gm + gmb)R_s} \quad (4.16)$$

Desta forma, o objetivo será fazer o ganho colapsar, e olhando para a equação (4.16) podemos fazer baixar tanto gm como R_s . No entanto, ao aumentar a corrente na fonte, nota-se que aumenta o gm mas diminui R_s muito mais significativamente, pelo que a solução passa por aumentar ao máximo a corrente de polarização até se ter uma atenuação suficiente, até porque é a maneira mais fácil porque a corrente de polarização será a nossa variável acessível do exterior. O transístor da fonte de corrente fica com uma largura de canal o maior possível de modo a baixar a resistência de condução, enquanto o transístor em configuração de d odo ser  pequeno, de modo a consumir menos corrente.

4.3.5 Oscillator – Top

Ap s dimensionado os circuitos atenuadores e os conectar  s sa das do oscilador, fica assim completo toda a parte funcional do circuito, resta ent o adicionar os d odos de prote  o e os PADs.

Quanto aos d odos, estes n o foram necess rio dimensionar, apenas se usou um modelo adequado das bibliotecas dispon veis, pois apenas servem para descarregar eletricidade est tica caso os metais carreguem demasiado positivamente ou negativamente, pelo que permitir  uma descarga para V_{dd} ou V_{ss} respetivamente, evitando assim danificar o circuito integrado devido a sobre tens es acima ou abaixo de V_{dd} ou V_{ss} respetivamente. Assim, todos os sinais de entrada e sa da do oscilador necessitam destes d odos, exceto V_{dd} e V_{ss} , pois estes t m uma tens o fixa.

Os PADs de liga  o s o v rios quadrados de v rias camadas de metais ligados entre si no circuito integrado formando uma pilha, e servem para nos dar acesso do exterior ao circuito integrado. Os PADs t m uma capacidade consider vel, no entanto ser  irrelevante para esta aplica  o de baixa frequ ncia. Assim, usou-se dimens es t picas para sistemas anal gicos de baixa frequ ncia, n o requerendo especial aten  o para o dimensionamento destes elementos.

4.3.6 Diretrizes de dimensionamento

Apesar do dimensionamento não ser sequencial por ser sempre necessário fazer ajustes de dimensionamento após repetidas simulações, teoricamente terá uma sequência como referido a seguir. Ajusta-se a corrente $I_{Tunning}$ até se obter a frequência desejada, seguidamente ajusta-se I_{Level_Coarse} e I_{Level_Fine} de modo que o oscilador esteja com amplitude mínima. No entanto, como $I_{Tunning}$ e I_{Level_Coarse} se influenciam mutuamente, estes terão sempre de ir sendo reajustados.

Após se obter uma senoide o mais linear possível, dever-se-á observar qual é a corrente entregue à célula, e aumenta-se a corrente de polarização do seguidor de fonte até se ter no máximo 10nA nos elétrodos.

Assim, a parametrização do circuito é conforme as tabelas a seguir, para uma tensão de alimentação de $V_{dd} = 0.9\text{ V}$ e $V_{ss} = 0\text{ V}$.

Tabela 4-2 Parametrização do Integrador

Integrador				
	ML	MT	MOSCAP	(R/2)
L	360 nm	120 nm	50 μm	1 KΩ
W	6 μm	1 μm	90 μm	

Tabela 4-3 Parametrização das Fontes de Corrente

I_Level_Fine Source			I_L_Coarse Source			I_Tunning Source		
	Transistor	Díodo		Transistor	Díodo		Transistor	Díodo
L	120 nm	120 nm	L	120 nm	120 nm	L	5 μm	5 μm
W	500 nm	10 μm	W	610 nm	500 nm	W	2 μm	21 μm

Tabela 4-4 Parametrização do *Buffer* e Pads

Buffer					
	S. Follower	Transístor	Díodo	Pads	
L	120 nm	120 nm	120 nm	Length	77.2 μm
W	2 μm	100.03 μm	200 nm	Width	91.6 μm

Tabela 4-5 Valores de corrente para sintonização do oscilador nas várias frequências

Correntes de Polarização				
	1 kHz	5 kHz	10 kHz	20 kHz
I_Buffer	30 μA	30 μA	90 μA	105 μA
I_Coarse	178.325 μA	178.325 μA	178.325 μA	178.325 μA
I_Fine	13.5 μA	18 μA	29.5 μA	40 μA
I_Tunning	1.03398 μA	5.6 μA	12.576 μA	25 μA

5 Simulações Elétricas

5.1 Esquemático

Para se fazer a simulação elétrica do circuito final utilizou-se o circuito da figura 4.13 e recorreu-se à ferramenta SpectreRF do Cadence que é um simulador de alta frequência, pois, apesar de se trabalhar em baixa frequência, usou-se transístores com os modelos BSIM V.3.3.

5.1.1 Análise transiente

Começou-se por fazer as simulações DC e transiente aquando do dimensionamento de modo a ajustar principalmente as correntes injetadas. No entanto, após completar o dimensionamento, outras verificações mais precisas são necessárias, como a estabilidade do oscilador, a amplitude do sinal diferencial, e é também necessário verificar se as fases estão em quadratura. Para isso, testou-se o oscilador a várias frequências como nas figuras a seguir que seguem uma ordem de aproximadamente 1 kHz, 5 kHz, 10 kHz e 20 kHz. Estas simulações correspondem então ao melhor resultado possível por ser a menor amplitude de oscilação estável conseguida para o esquemático final, incluindo os díodos ESD, os PADs e o esquema equivalente da célula.

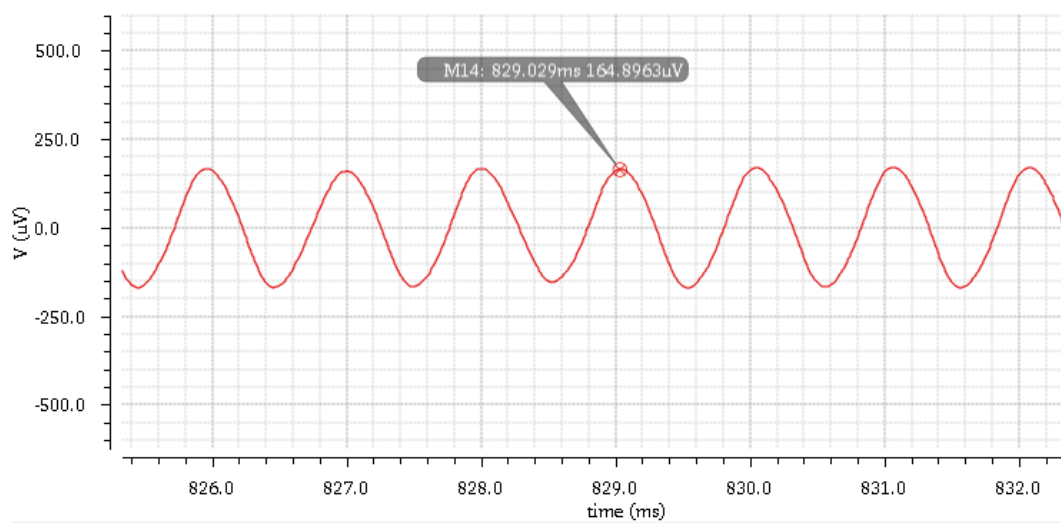


Figura 5.1 Tensão transiente diferencial do esquemático a 1 kHz.

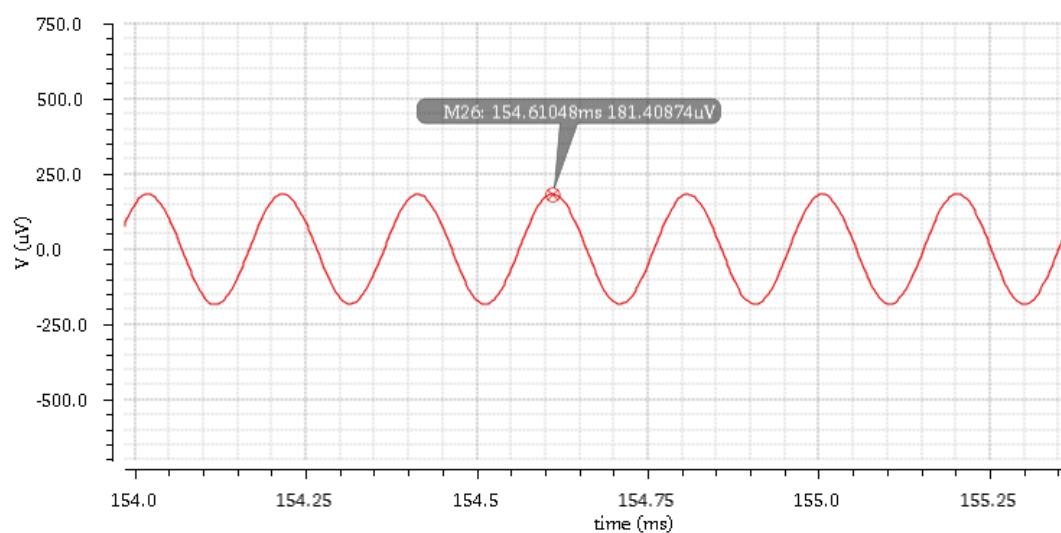


Figura 5.2 Tensão transiente diferencial do esquemático a 5 kHz.

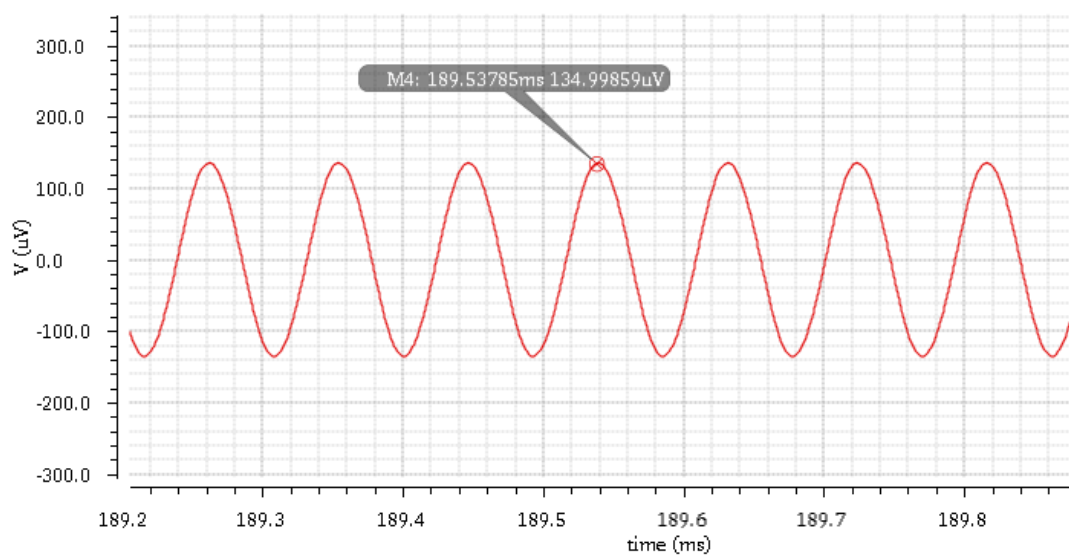


Figura 5.3 Tensão transiente diferencial do esquemático a 10 kHz.

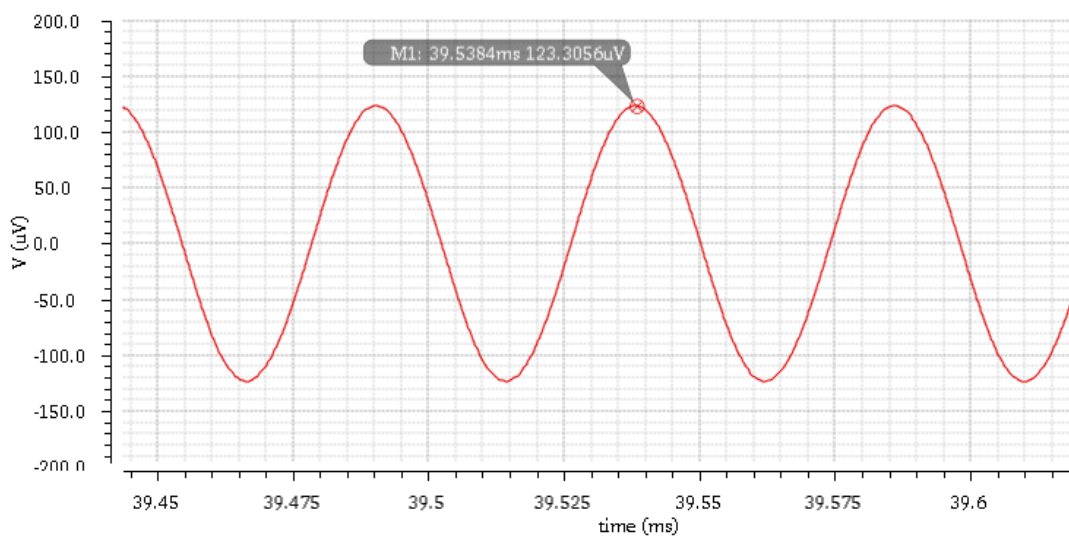


Figura 5.4 Tensão transiente diferencial do esquemático a 20 kHz.

Pela análise das imagens, pode-se notar que se consegue ter uma tensão do sinal diferencial relativamente baixa, entre 100 uV e 200 uV. Podemos também ter uma boa percepção visual de uma senoide quase perfeita no caso da frequência mais alta e um

sinal relativamente estável. Podemos observar que o oscilador é mais eficiente para frequências mais altas, pois assim conseguimos ter uma amplitude mais baixa e consequentemente uma distorção harmônica menor.

Como referido anteriormente, estas amplitudes foram ajustadas de forma que se tivesse uma corrente máxima de 10 nA entregue aos elétrodos. Para isso, escolheu-se um dos sinais diferenciais do oscilador e ligou-se à célula de modo a verificar qual a corrente que atravessa o eletrólito, assumindo um valor típico para a resistência do eletrólito que neste caso foi 11 k Ω . Reparou-se que se pode baixar mais a amplitude do sinal para as frequências mais altas, obtendo-se uma senoide mais linear à medida que aumenta a frequência. Assim, como o *buffer* atenuador varia a sua constante de atenuação conforme a sua corrente de polarização, então decidiu-se baixar ao máximo a amplitude de oscilação no oscilador para cada frequência, e então usar o *buffer* para atenuar o sinal apenas o necessário em cada frequência, de modo a se ter sempre uma corrente de 10 nA em qualquer caso.

Assim, tem-se os seguintes resultados da corrente entregue à célula conforme as imagens a seguir para as várias frequências.

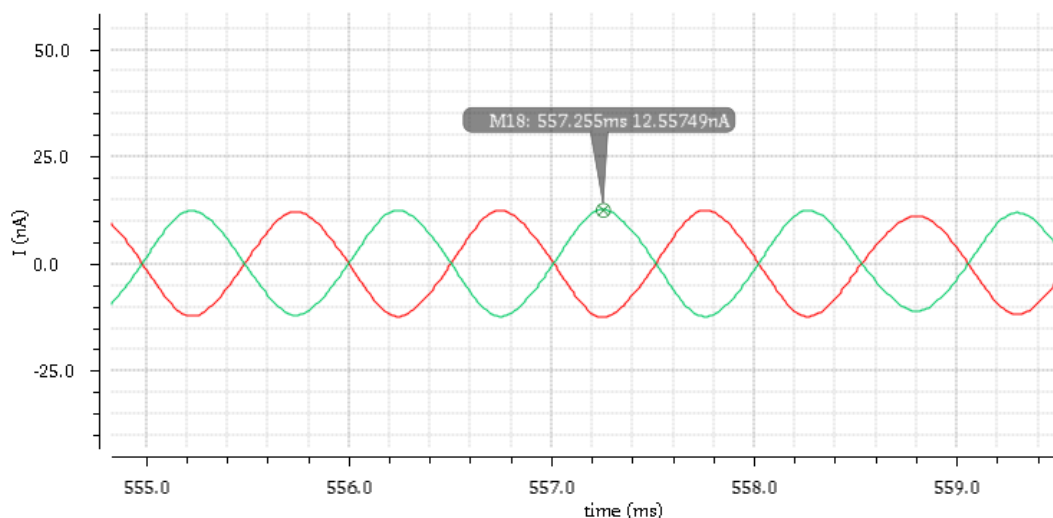


Figura 5.5 Corrente transiente do esquemático a 1kHz.

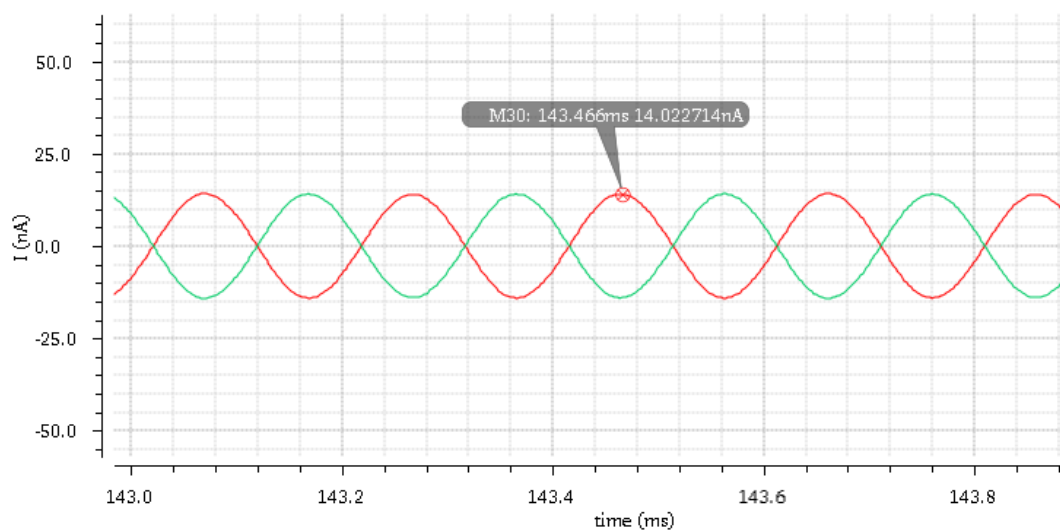


Figura 5.6 Corrente transiente do esquemático a 5 kHz.

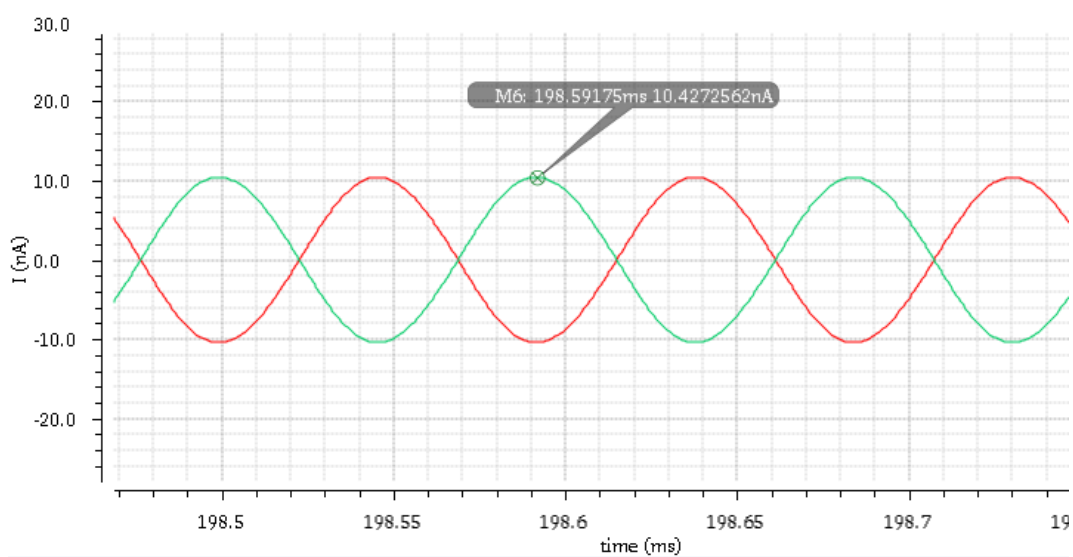


Figura 5.7 Corrente transiente do esquemático a 10 kHz.

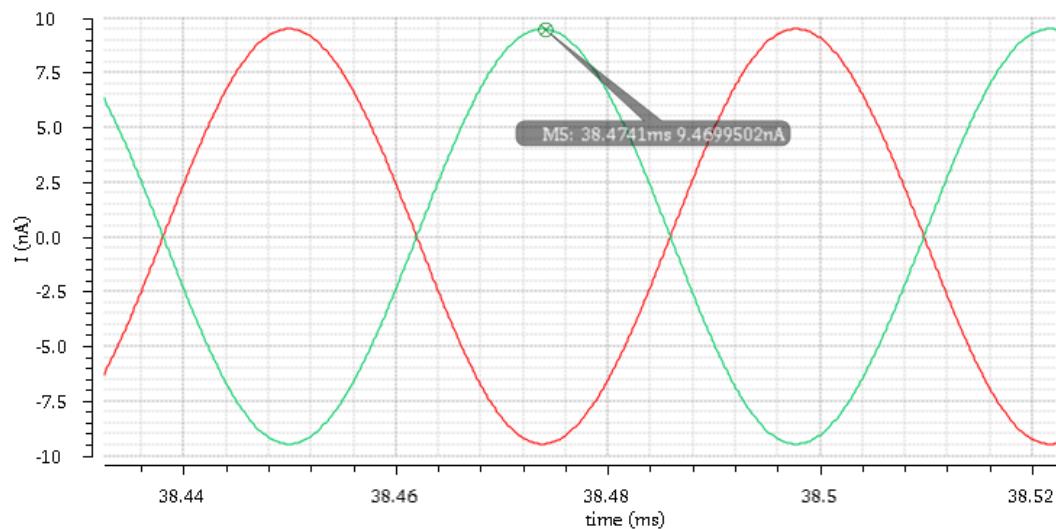


Figura 5.8 Corrente transiente do esquemático a 20 kHz.

Assim, o circuito foi polarizado de forma a obter uma corrente máxima de 10 nA conforme as imagens representadas anteriormente. Mais uma vez podemos visualizar que também as sinusoides são quase perfeitas e que têm um desfasamento de 180° entre elas.

De modo a verificar se os sinais diferenciais estão em quadratura, podemos visualizar as quatro fases em simultâneo e subtraindo a componente contínua, para assim verificar se as sinusoides se cruzam quando o nível de tensão é zero.

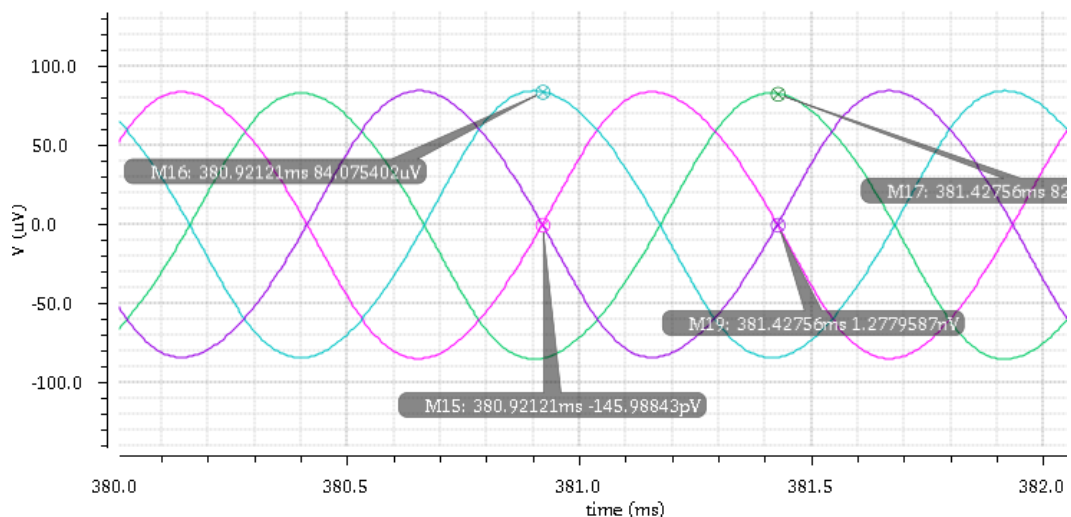


Figura 5.9 Fases do sinal transiente do esquemático a 1kHz.

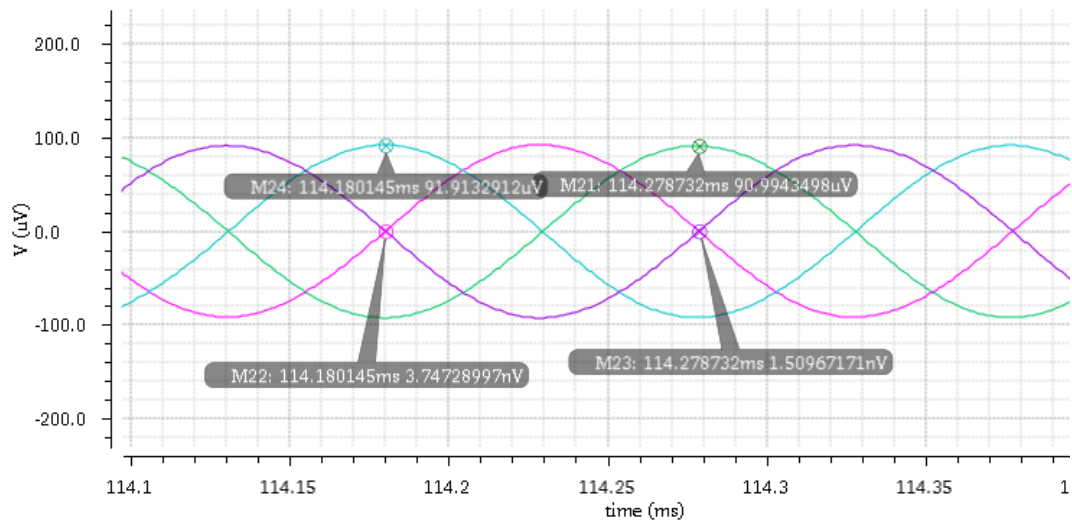


Figura 5.10 Fases do sinal transiente do esquemático a 5 kHz.

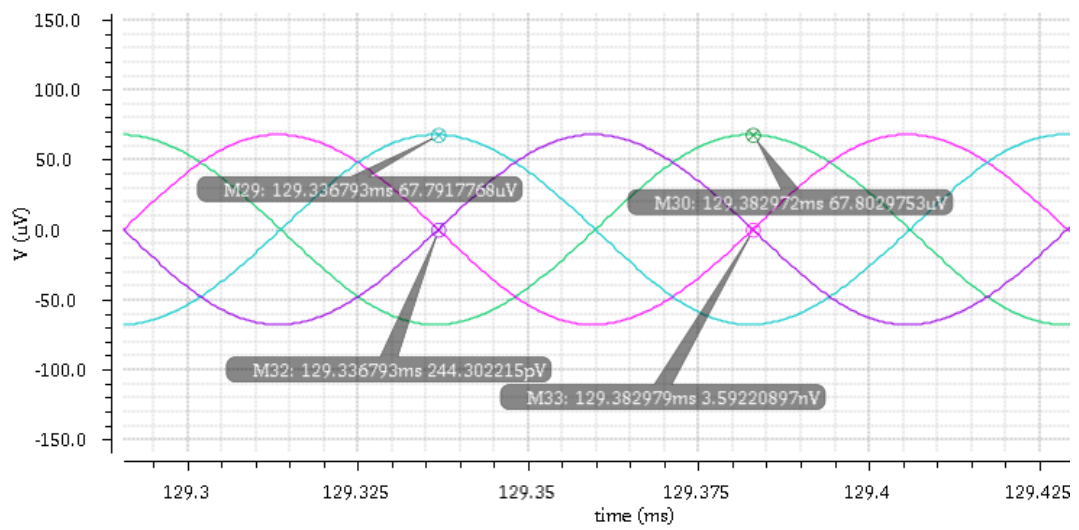


Figura 5.11 Fases do sinal transiente do esquemático a 10 kHz.

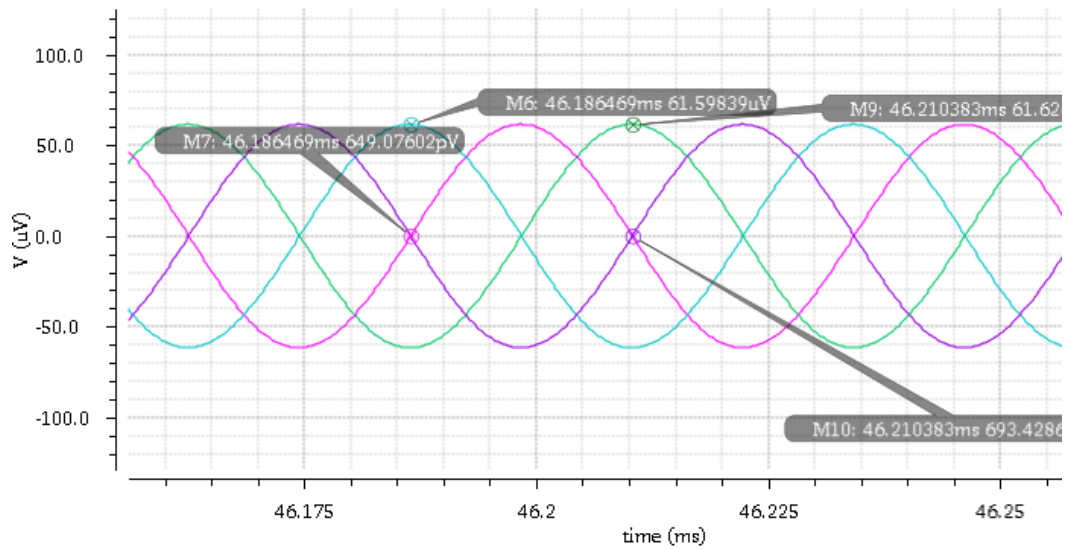


Figura 5.12 Fases do sinal transiente do esquemático a 20 kHz.

Confirma-se então que se tem dois sinais diferenciais em quadratura, isto é, quatro fases afastadas de 90° entre elas, e confirma-se também que as quatro fases têm também a mesma amplitude.

5.1.2 Distorção harmónica total

Uma importante figura de mérito para este sistema é a distorção harmónica total THD, usada para quantificar o nível de harmónicas de tensão ou corrente [16].

Existem duas definições de THD possíveis, uma que compara o conteúdo harmónico com a fundamental, designando-se THD_F , e outra compara o conteúdo harmónico com o valor *rms* do sinal, designando-se THD_R , conforme as expressões (5.1) e (5.2) [16]. Estas duas definições estão relacionadas conforme o gráfico representado na figura 5.13.

$$THD_F = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \quad (5.1)$$

$$THD_R = \sqrt{\frac{\sum_{n=2}^{\infty} V_n^2}{\sum_{n=1}^{\infty} V_n^2}} \quad (5.2)$$

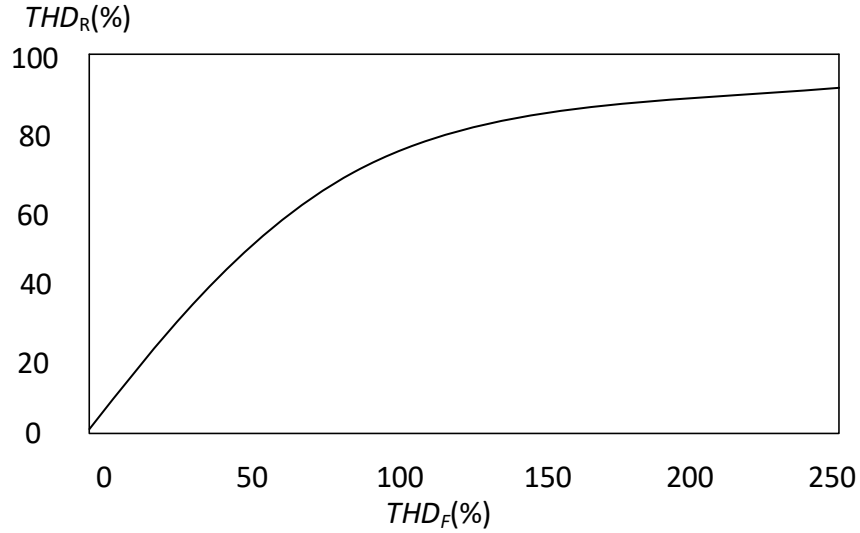


Figura 5.13 THD_R em função de THD_F, adaptado de [16].

Podemos notar que, como para o nosso caso em que o sinal é quase linear e a distorção harmónica é baixa, pode-se usar qualquer das duas definições porque os valores da THD em percentagem são quase iguais, pois têm uma relação entre elas segundo a expressão (5.3).

$$THD_R = \frac{THD_F}{\sqrt{1 + THD_F^2}} \quad (5.3)$$

Podemos assim facilmente perceber que estas duas representações são aproximadas quando THD_R ou THD_F é muito menor que 1 ou 100% [16].

Se as harmónicas do sinal são subsequentemente muito menores entre elas, então apenas se tem em consideração a harmónica de amplitude maior, pois todas as restantes são insignificantes. Assim, usando a definição de THD_F em decibéis, e considerando apenas a harmónica de amplitude maior, podemos medir a THD simplesmente fazendo a diferença entre a amplitude da fundamental e a harmónica de amplitude maior, conforme a expressão (5.4).

$$THD = 20\log\left(\frac{\sqrt{V_n^2}}{V_1}\right) = 20\log(V_n) - 20\log(V_1) \quad (5.4)$$

Assim, para analisar a THD do sinal diferencial do oscilador, basta medir a distância entre as harmônicas do sinal numa vista espectral, conforme as imagens das figuras a seguir para as várias frequências testadas.

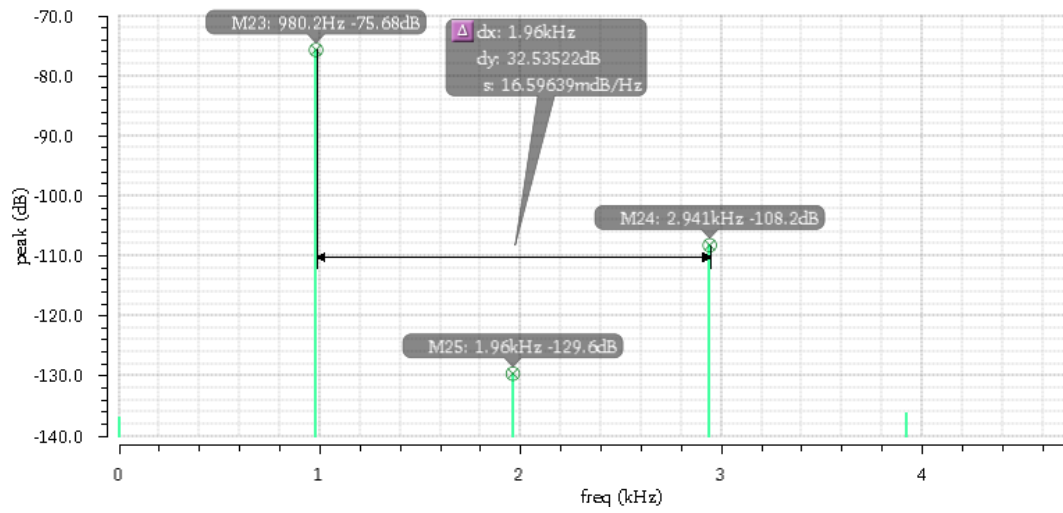


Figura 5.14 THD do sinal diferencial do esquemático a 1 kHz.

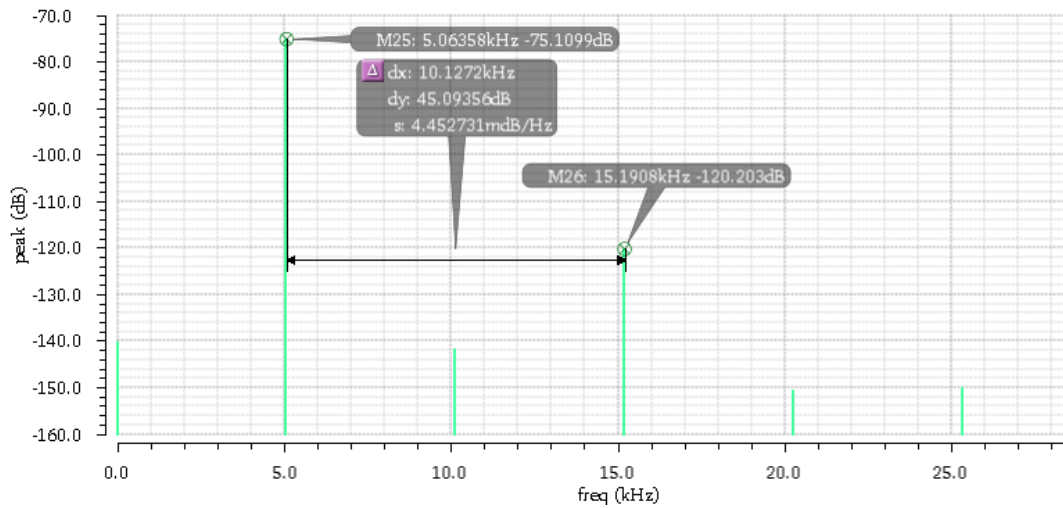


Figura 5.15 THD do sinal diferencial do esquemático a 5 kHz.

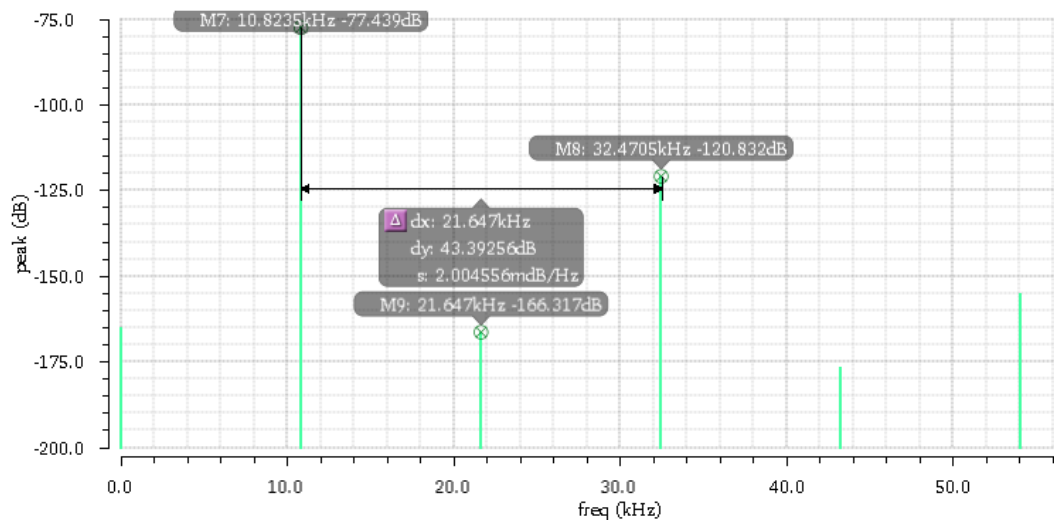


Figura 5.16 THD do sinal diferencial do esquemático a 10 kHz.

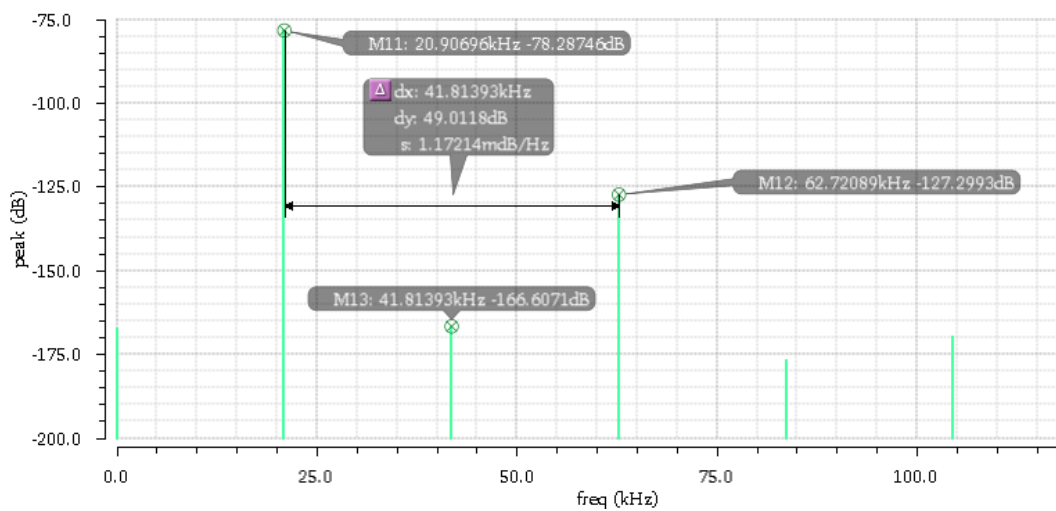


Figura 5.17 THD do sinal diferencial do esquemático a 20 kHz.

Os resultados aproximados obtidos para a THD para cada frequência estão resumos na tabela 5-1.

Tabela 5-1 Valores da THD do esquemático

	1 kHz	5 kHz	10 kHz	20 kHz
THD	-32.5 dB	-45 dB	-43.4 dB	-49 dB

Da mesma forma que se observava visualmente um aperfeiçoamento da senoide conforme se aumentava a frequência, podemos agora confirmar pela THD, pois passa de aproximadamente 32.5dB para 49dB, que são ambos os valores aceitáveis para esta aplicação. Um aspeto muito importante a notar é o facto de as harmónicas pares serem praticamente eliminadas, isto é a grande vantagem de utilizar o sinal diferencial em vez de um sinal *single-ended*. Podemos também observar que as harmónicas de ordem superior perderam amplitude relativamente às harmónicas de ordem inferior, e por essas razões podemos aqui considerar apenas a primeira harmónica de ordem ímpar para análise da THD.

Para as frequências mais altas, conseguia-se ainda uma THD melhor baixando mais a amplitude de oscilação. No entanto, não é necessário, pois com uma amplitude ainda mais baixa o sinal fica mais sensível ao ruído.

5.1.3 Ruído de fase

Outra figura de mérito importantíssima para este oscilador é o ruído de fase. Uma vez que para baixas frequências esta não é a maneira mais prática de medir o ruído mas sim o *jitter*, então neste caso especifica-se o ruído de fase apenas para a frequência mais alta que neste caso é 20kHz, representado na figura 5.18.

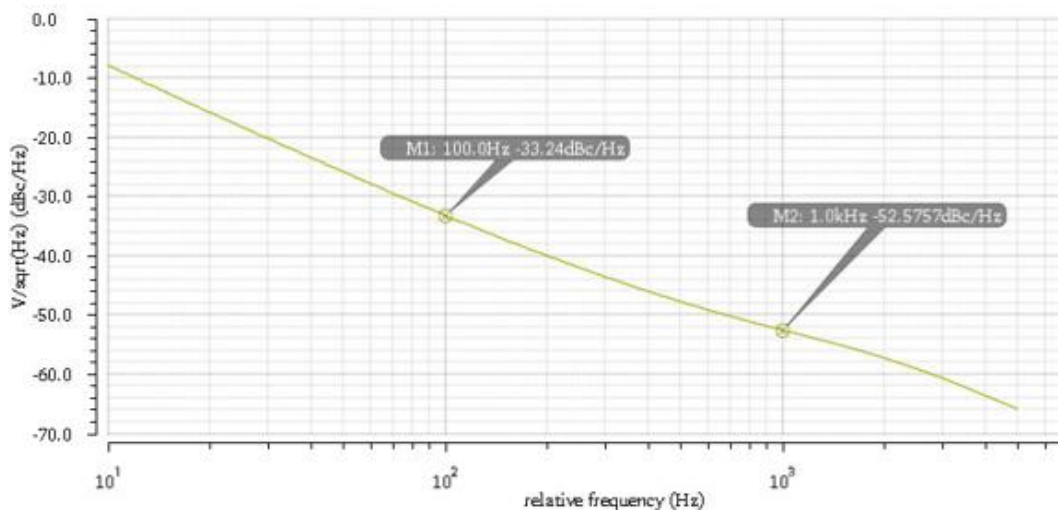


Figura 5.18 Ruído de fase do esquemático a 20 kHz.

Observa-se que o ruído de fase é muito superior para frequências junto à portadora. Isto explica-se simplesmente pelo facto de serem frequências mais baixas, e então é devido ao ruído de *flicker*, que decresce linearmente com a frequência.

5.2 Layout

Após o dimensionamento do esquemático, a próxima etapa é o projeto do *layout* deste, onde não se teve nenhum requisito especial, apenas deverá ocupar o mínimo de área possível, pelo que os elementos devem ficar o mais compactos possível, e o mais simétrico possível de modo que se tenha as fases equilibradas. Também de modo ao circuito ficar o mais robusto possível como a variações de temperatura, variações de tensão de alimentação ou variações de processos de fabrico, e para reduzir ao máximo os parasitas capacitivos ou resistivos, teve-se apenas que ter em consideração algumas diretrizes de *layout*.

Transístores com o mesmo potencial eléctrico partilham a mesma fonte ou dreno, como é o exemplo das fontes dos pares diferenciais, pois estes transístores têm as mesmas dimensões. Os transístores com grandes dimensões como os do condensador devem ter acessos para metal ao longo da gate, pois como a camada de *Poly* tem alta resistividade, esta deve ser polarizada uniformemente de modo a ficar toda com o mesmo potencial eléctrico.

Quanto aos metais, usualmente existe um limite de corrente por quadrado, no entanto, como este circuito consome corrente na ordem dos μA , não é necessário ter em consideração a espessura e largura dos metais para efeitos de densidade de corrente. Além disso, uma vez que se está a trabalhar em muito baixas frequências e portanto grandes valores de capacidade, então as capacidades parasitas dos metais não influenciam no circuito, devemos então usar grandes espessuras e larguras dos metais de modo a diminuir a resistência destes. Do mesmo modo, deve-se usar a máxima quantidade possível de vias. No entanto, apenas se teve que evitar metais com área demasiado grande para evitar erros de *antenas*. Assim, em todas as situações, os metais tiveram sempre as dimensões máximas, tendo por exemplo as realimentações dos dois blocos integradores sido feita em várias camadas de metais, de modo a diminuir a resistência ao máximo.

O posicionamento dos PADs foi escolhido em função das quatro fases, tendo apenas em consideração os sinais diferenciais, para que cada fase fique exatamente nas mesmas condições que a fase oposta. Colocou-se dois PADs para V_{dd} e dois para V_{ss} por uma questão de espaço, e também porque estes suportam uma maior densidade de corrente.

Para fazer as devidas verificações físicas ao longo do projeto, usou-se a ferramenta *Calibre Interactive* do Cadence. Esta ferramenta permite verificar as regras impostas pelo fabricante (DRC), permite verificar se o *layout* está em conformidade com o esquemático (LVS) e também é possível fazer uma extração das capacidades e resistências parasitas, de modo a criar um modelo equivalente para simulação LPE.

A imagem do Layout do nível TOP do circuito está representada na figura 5.19, com as devidas identificações das quatro fases e da alimentação em corrente ou tensão contínua.

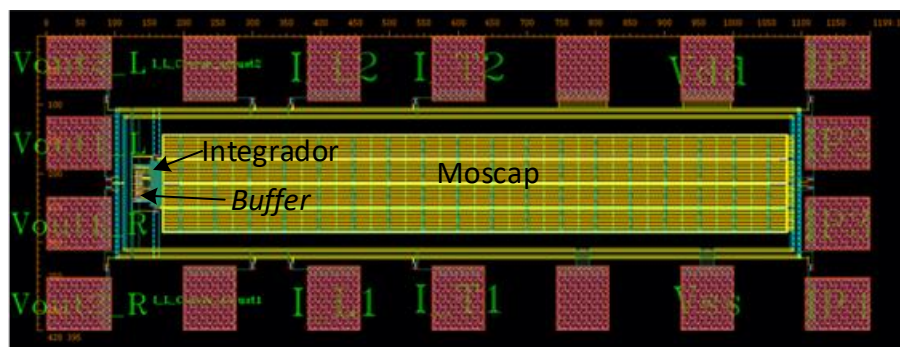


Figura 5.19 Vista do *layout* do circuito final, com as dimensões finais de 1200×429 μm .

5.3 Post_Layout

Utilizando a ferramenta *Calibre Interactive* para fazer a extração dos parasitas do *layout*, é possível criar vários ficheiros, sejam apenas capacitivos ($C + CC$) ou capacitivos e resistivos ($R + C + CC$) que foram os utilizados neste circuito.

Uma vez que os modelos com parasitas resistivas são mais pesados para simular, fez-se uma primeira aproximação apenas tendo em conta as capacidades parasitas e capacidades de acoplamento $C + CC$, obtendo os resultados apresentados a seguir, que se tem para exemplo no caso da frequência a 20 kHz.

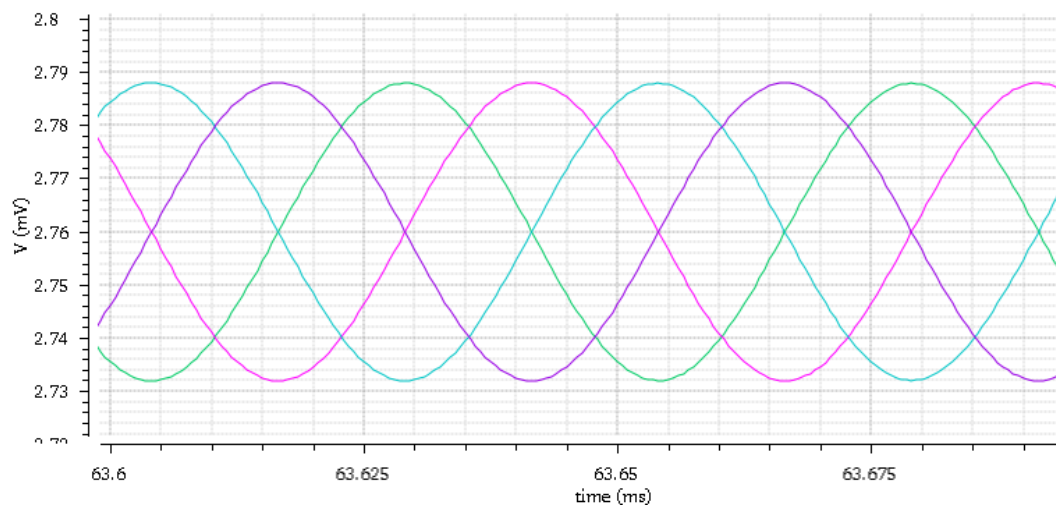


Figura 5.20 Sinais do oscilador a 20 kHz com os parasitas $C+CC$.

Pela imagem da figura 5.20 com as quatro fases, podemos ter uma percepção visual que estas estão em quadratura, e também que têm a mesma amplitude e especialmente o mesmo nível de *offset*.

De modo a confirmar se as quatro fases estão mesmo em quadratura, fez-se uma análise transiente e retirou-se a componente contínua.

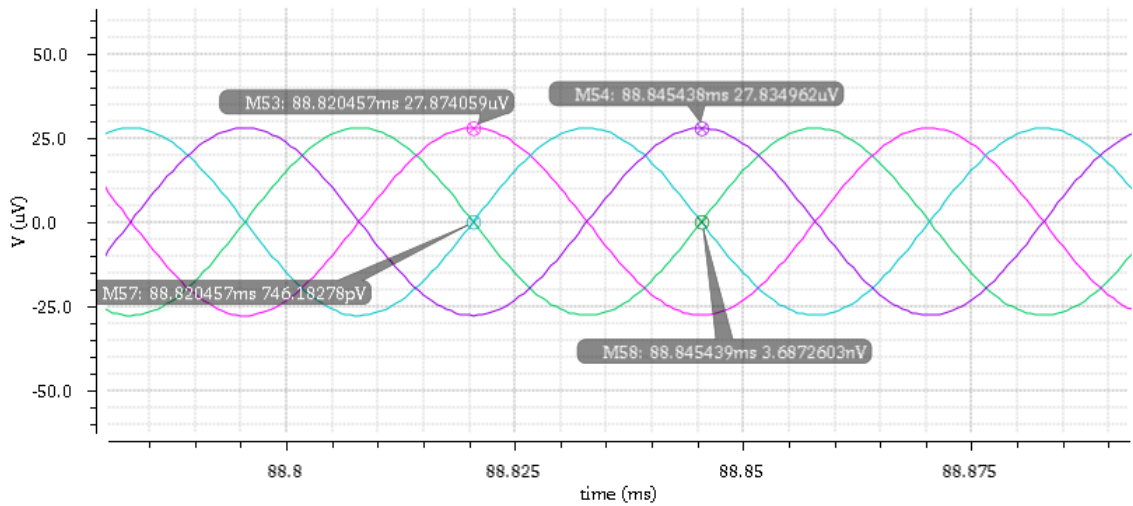


Figura 5.21 Fases do oscilador a 20 kHz com os parasitas C+CC.

Verifica-se que o oscilador mantém um comportamento e uma eficácia muito semelhante ao esquemático, pois as quatro fases mantêm-se em quadratura e a mesma amplitude entre as quatro fases.

De modo a verificar o quanto o *layout* influencia na distorção do sinal, verificou-se a distorção harmónica total do sinal diferencial.

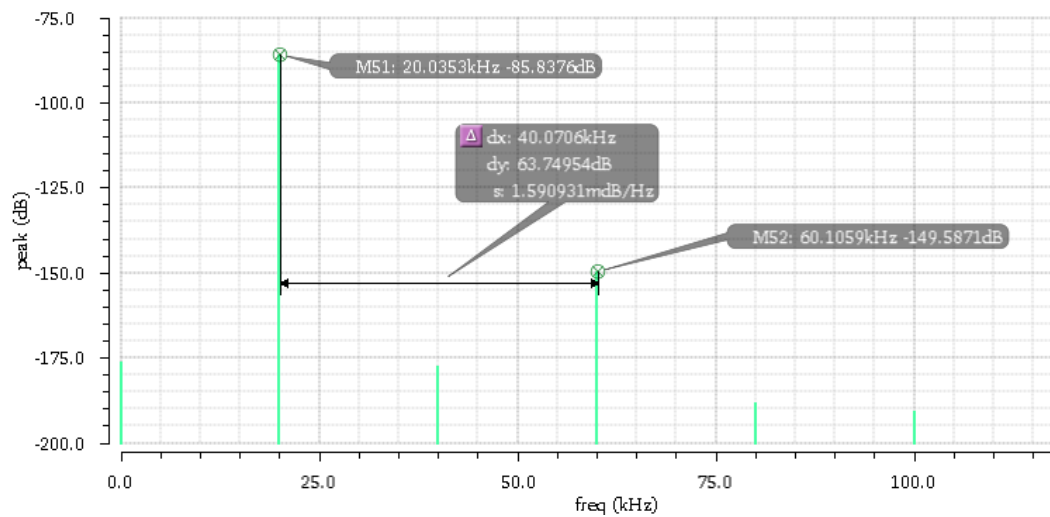


Figura 5.22 TDH do sinal diferencial do oscilador a 20 kHz com os parasitas C+CC.

Comparativamente com os resultados do esquemático, obteve-se aqui um resultado muito melhor para a THD, isto deve-se ao facto de se ter colocado o oscilador a trabalhar com uma amplitude de oscilação menor, fornecendo à célula uma amplitude de corrente na ordem dos 5 nA em vez de 10 nA.

Quanto ao ruído de fase, está conforme a figura 5.23, visto de uma década a quatro décadas relativamente à fundamental.

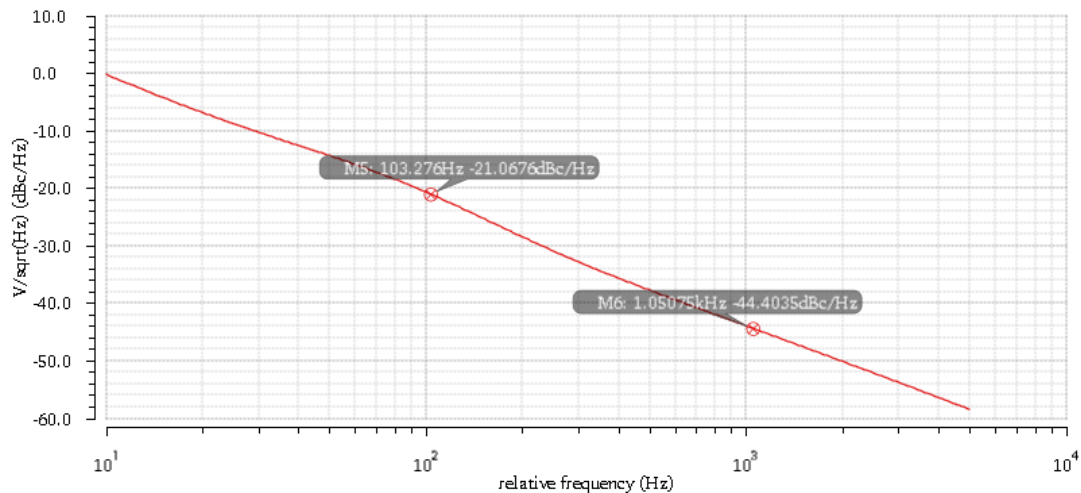


Figura 5.23 Ruído de fase do oscilador a 20 kHz com os parasitas $C+CC$.

Obteve-se uns valores menos bons, no entanto este justifica-se por se ter uma amplitude menor na onda da frequência fundamental, então na realidade não significa um resultado pior, porque se se aumentar a amplitude este resultado do ruído de fase pode melhorar, uma vez que este é relativo à potência da fundamental.

Após analisar as contribuições das capacidades, fez-se então as simulações considerando todos os parasitas, incluindo as resistências ($R + C + CC$), sendo estes os resultados finais do circuito, conforme as imagens a seguir que correspondem às frequências de 1 kHz, 5 kHz, 10 kHz ou 20 kHz.

Primeiramente fez-se uma análise transiente para se ter uma perceção visual do resultado, como se vê o exemplo da figura 5.24 que corresponde aos sinais das quatro fases do oscilador, para o caso de oscilar a 20 kHz.

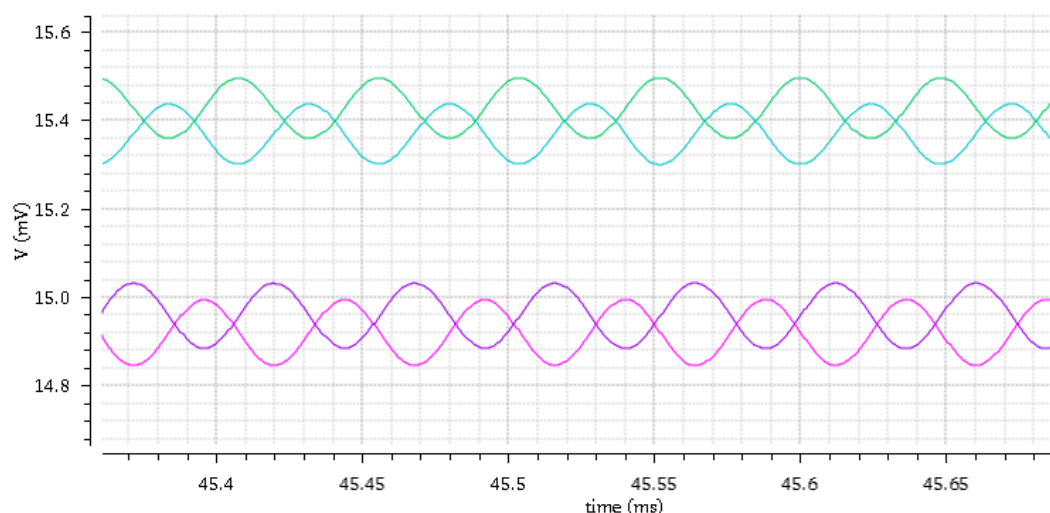


Figura 5.24 Sinais do oscilador a 20 kHz com os parasitas $R+C+CC$.

Apenas pela figura 5.24 nota-se claramente o efeito das resistências nos elementos ou nos metais, que provocaram uma alteração da componente contínua em todas as fases. O *offset* não é igual em todas as fases devido ao circuito não ficar perfeitamente equilibrado. No entanto, repara-se que o valor absoluto desta diferença de *offset* é relativamente baixo, na ordem dos 0.5 mV, pelo que este é perceptível por se estar a trabalhar com sinais muito fracos, na ordem dos 0.15 mV.

Então, para verificar se os sinais estão em quadratura, faz-se uma análise das quatro fases retirando a componente contínua, de modo a ver a intersecção dos sinais em oposição de fase ou afastados de 90° , conforme a imagem da figura 5.25 para a frequência de 20 kHz.

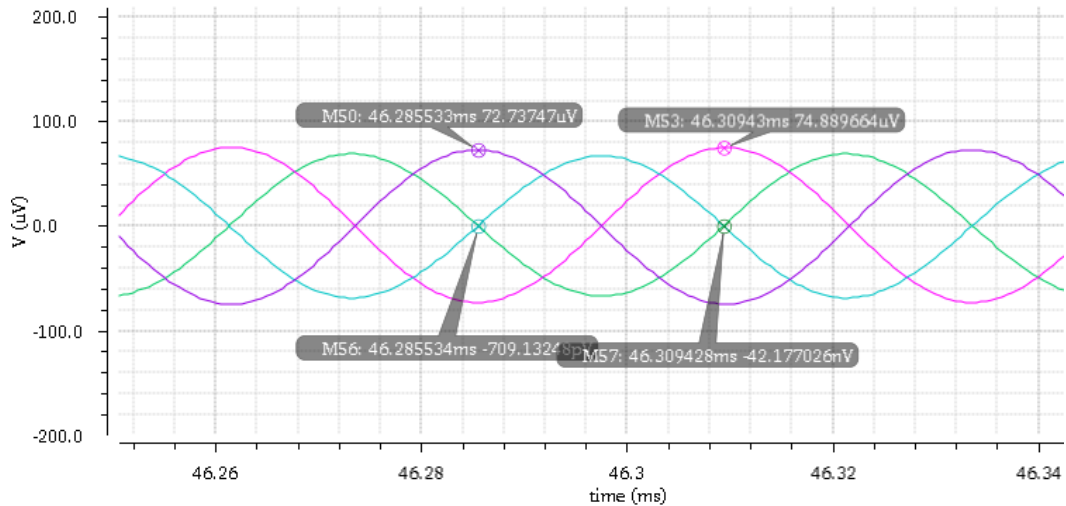


Figura 5.25 Fases do oscilador a 20 kHz com os parasitas $R+C+CC$.

Podemos confirmar que apesar dos sinais sofrerem uma alteração do *offset*, estes mantêm a mesma diferença de fase entre eles, pelo que as capacidades resistivas não prejudicam o funcionamento do oscilador neste aspeto. No entanto, podemos notar uma diferença de amplitude entre as várias fases.

Como a célula será atacada com o sinal diferencial, fez-se a análise transiente para as várias frequências em estudo, de modo a ver como se comporta o oscilador nas várias frequências, conforme as imagens a seguir para as correspondentes frequências.

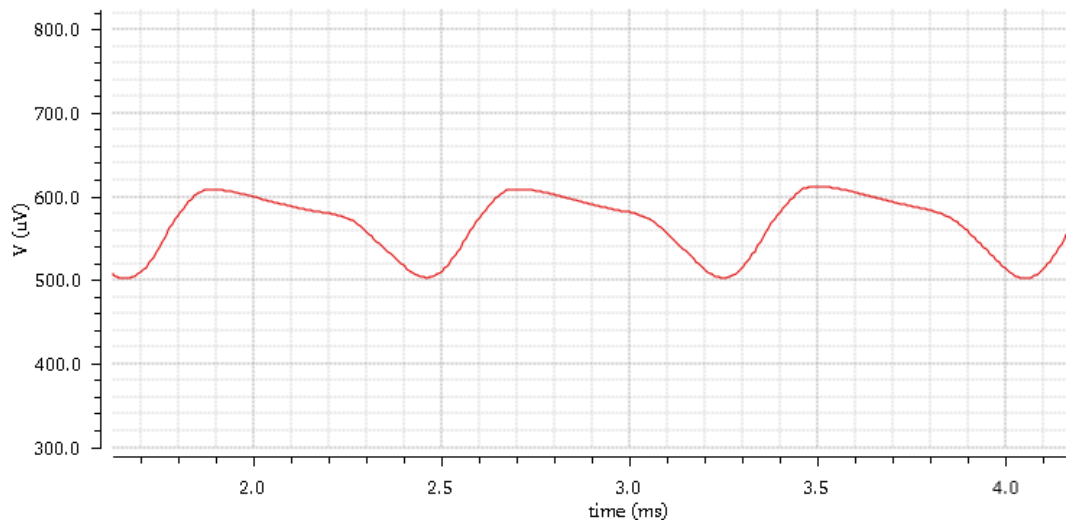


Figura 5.26 Sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$.

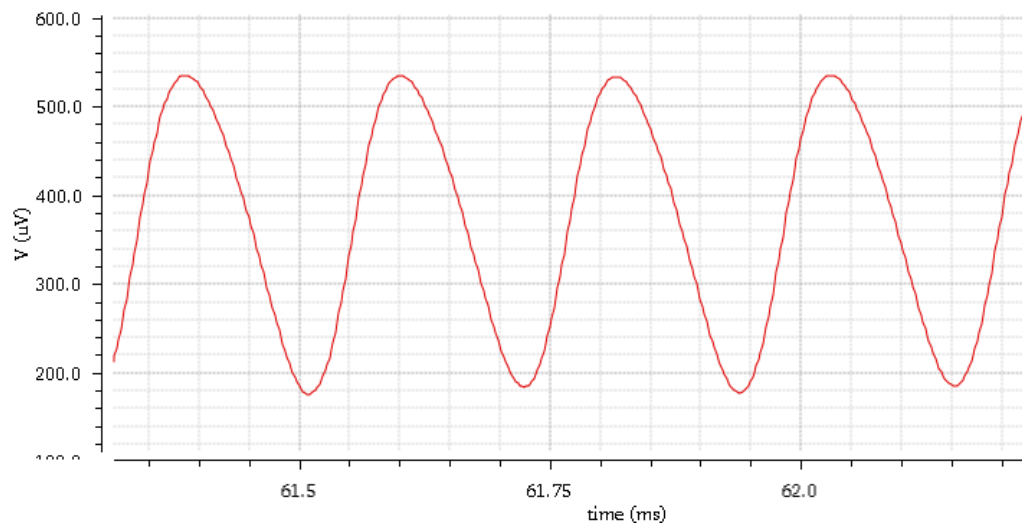


Figura 5.27 Sinal diferencial do oscilador a 5 kHz com os parasitas $R+C+CC$.

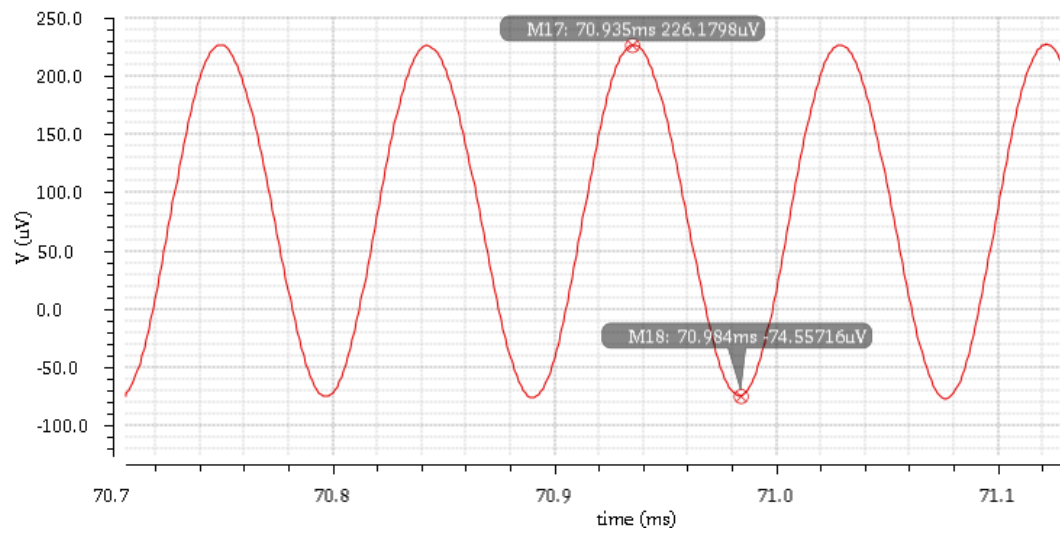


Figura 5.28 Sinal diferencial do oscilador a 10 kHz com os parasitas $R+C+CC$.

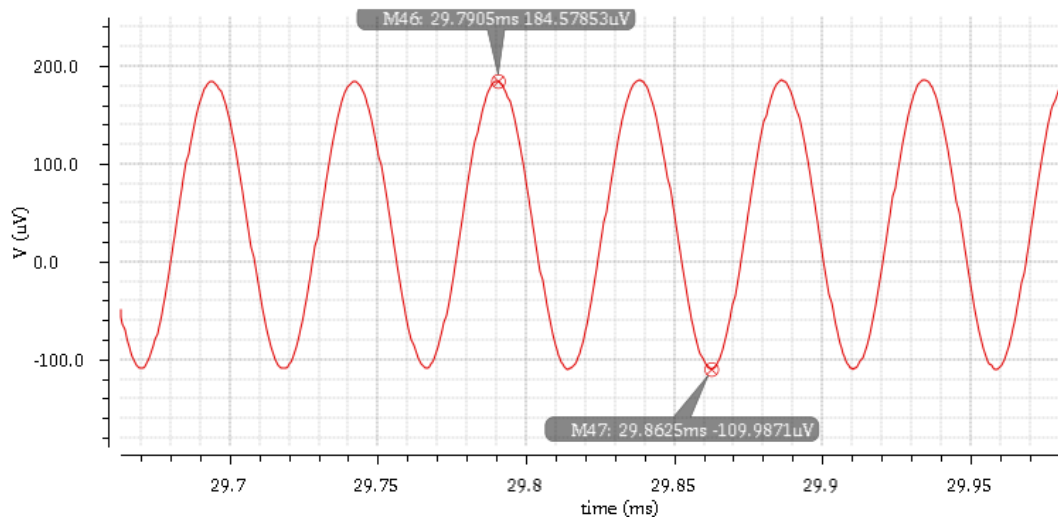


Figura 5.29 Sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$.

Assim, ficamos logo com a ideia de que os resultados degradaram-se, principalmente para as frequências menores, pois repara-se que acima dos 10 kHz temos uma senoide quase linear. Esta distorção deve-se essencialmente à diferença de *offset* entre os sinais. Uma vez que a grande vantagem de um sinal diferencial é eliminar as harmónicas pares, esta vantagem deixa de existir, pois as harmónicas pares não são anuladas devido à existência da diferença de *offset* entre os sinais complementares do par diferencial.

Para quantificar a distorção das sinusoides, fez-se então uma simulação *pss*, e analisou-se o espectro da amplitude da tensão das várias harmónicas do sinal para as várias frequências, como mostrado nas imagens a adiante.

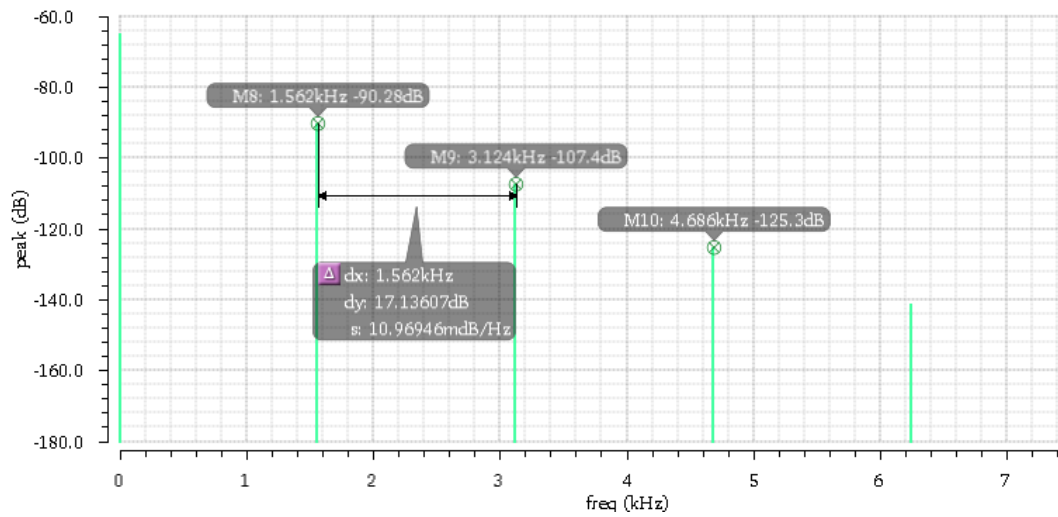


Figura 5.30 THD do sinal diferencial do oscilador a 1 kHz com os parasitas $R+C+CC$.

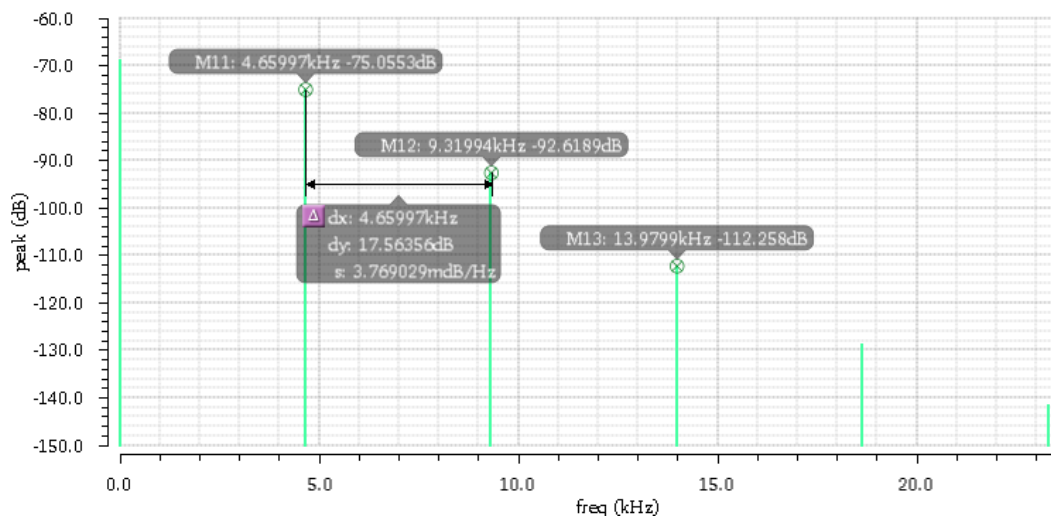


Figura 5.31 THD do sinal diferencial do oscilador a 5 kHz com os parasitas $R+C+CC$.

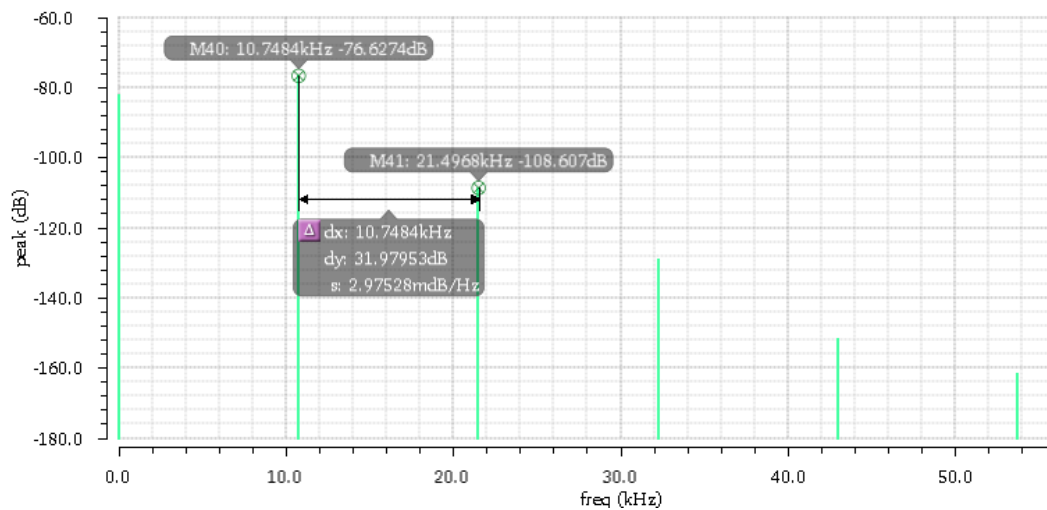


Figura 5.32 THD do sinal diferencial do oscilador a 10 kHz com os parasitas $R+C+CC$.

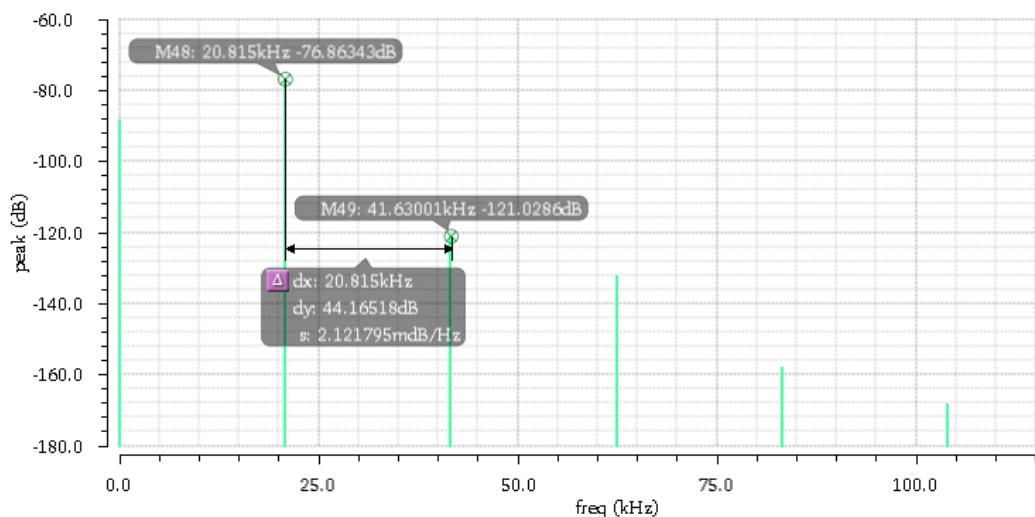


Figura 5.33 THD do sinal diferencial do oscilador a 20 kHz com os parasitas $R+C+CC$.

Observando estes resultados, nota-se imediatamente a presença também das harmônicas de ordem par que não são eliminadas devido à presença de uma componente contínua no sinal diferencial. Agora, a amplitude da harmônica de ordem três é até muito inferior à amplitude da harmônica de ordem dois, pelo que podemos ignorar para efeitos de quantificação da distorção harmônica total, podendo-se apenas olhar para a segunda harmônica.

Os resultados aproximados para a THD após o *layout* estão resumidos na tabela 5-2 para cada frequência testada.

Tabela 5-2 Valores da THD do layout

	1 kHz	5 kHz	10 kHz	20 kHz
THD	-17.1 dB	-17.6 dB	-32 dB	-44 dB

Como era de esperar, temos piores resultados para mais baixas frequências, que podem ser melhorados se eventualmente se eliminar o *offset* do sinal diferencial num trabalho futuro. No entanto, assumindo que uma THD melhor que -25 dB ou -30 dB já é suficiente, temos então um produto final adequado para aplicações onde se trabalhe acima de 10 kHz onde se tem uma THD de 31.9 dB que é muito bom, ou também podemos usar este oscilador em aplicações de muito baixa frequência que não requeiram uma THD melhor que -17 dB.

Finalmente, relativamente ao ruído de fase, fez-se uma análise semelhante às anteriores, como representado na imagem da figura 5.34 para a frequência de 20 kHz.

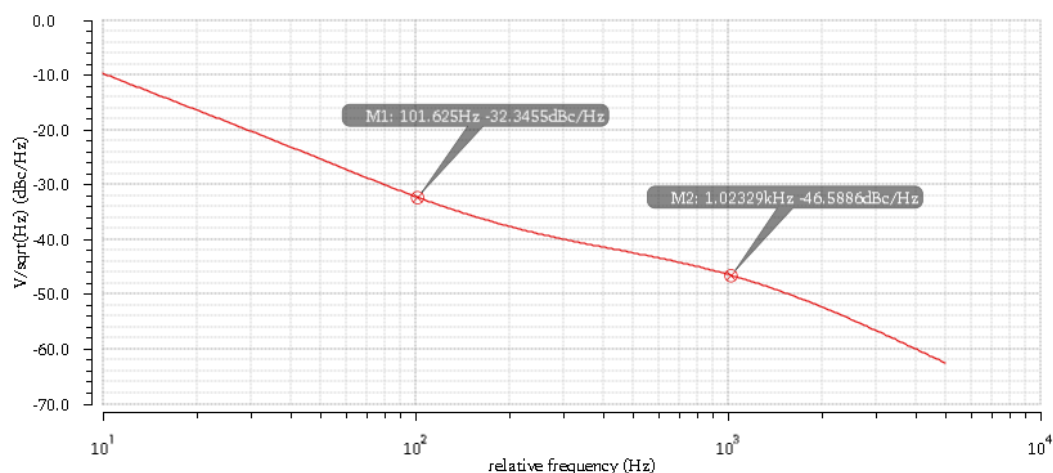


Figura 5.34 Ruído de fase do oscilador a 20 kHz com os parasitas $R+C+CC$.

Quanto ao ruído de fase, nota-se que o resultado é muito semelhante aos obtidos anteriormente, com uns valores relativamente baixos tendo em conta que se está a trabalhar em baixas frequências. Conclui-se que este é influenciado pelos elementos utilizados no circuito, pelo dimensionamento dos elementos ou pela topologia, no entanto, as resistências ou as capacidades parasitas não influenciam significativamente o ruído de fase deste circuito.

Quanto ao consumo, este é calculado considerando todas as fontes de corrente e a tensão de alimentação, obtendo-se o valor final de 3.18 mW, conforme a expressão (5.5).

$$P = V_{dd} \times (2 \times IC + 2 \times IL + 2 \times IT + 4 \times IP + I_{dd}) = 3.18 \text{ mW} \quad (0.5)$$

5.4 Comparação com o estado de arte

Após se obter os resultados finais e para se perceber a eficácia de se ter escolhido o *Two-Integrator*, fez-se uma análise dos resultados comparativamente ao estado da arte, conforme a tabela 5-3.

Tabela 5-3 Comparação do *Two-Integrator* com o estado da arte

Ref. Oscila- dor	Freq.	Tecno- logia	Con- sumo	Dif./Sin- gle-En- ded	THD (Freq.)	Ruido de Fase	Amp. Antes do atenua- dor	Amp. Depois do ate- nuador
<i>LC Oscil- lator</i> [2]	1 kHz – 10 MHz	CMOS 180 nm	N.A	Single Ended	-32 dB (5 MHz)	N.A.	40 mV	N.A.
<i>Wien – Bridge Oscil- lator</i> [2]	1 kHz – 10 MHz	CMOS 180 nm	0.5 mW	Single Ended	-32 dB N.A	N.A.	50 mV	N.A.
<i>Two - Inte- grator</i>	1 kHz – 100 kHz	CMOS 130 nm	3.2 mW	Dife- rencial	-49 dB (20 kHz)	-52 dBc/H z	17 mV	100 µV

Observando a tabela, vê-se que no *Two-Integrator* consegue-se obter resultados razoáveis na gama de frequências mais baixas, tendo-se uma THD de -49 dB para a frequência de 20 kHz, um valor muito melhor que o estado de arte. Outra vantagem é por esta topologia ter a saída diferencial, pelo que se elimina a componente contínua do sinal, e elimina-se também as harmónicas de ordem par, sendo esta uma razão para se ter uma THD melhor. Também, consegue-se ter uma amplitude de oscilação muito menor antes

e essencialmente depois do atenuador, o que faz aumentar o tempo de vida dos elétrodos do medidor de impedâncias.

Todas as topologias apresentadas são circuitos que ocupam uma área relativamente pequena, no entanto, o *Two-Integrator* poderá ocupar uma área maior por ter os circuitos atenuadores.

Outra desvantagem é o consumo, no entanto, mais uma vez os atenuadores contribuem para o consumo da potência total do circuito.

6 Trabalho Futuro

Após concluído o *layout* e para acabar este projeto resta a última etapa, que será gerar o ficheiro GDSII das vistas de todo o *layout* e enviar para fabrico quando for possível.

Deverá ser feita uma placa de circuito impresso de modo a realizar os testes práticos. Esta fase incluirá esquemático, *layout* da placa e manufatura, utilizando um software de projeto como exemplo do *Cadsoft Eagle*.

Tendo o circuito fabricado e a placa de teste com o devido circuito de polarização, será a altura de realizar os testes práticos. Para efeitos de teste, utilizamos o oscilador para determinar a impedância de uma solução e calcula-se então a devida concentração da substância em estudo, baseando-se numa tabela de referência com registos dos valores da concentração de uma dada substância relativamente à impedância da solução. Atendendo à frequência de operação deste oscilador, usaremos para substância de teste a concentração de sal presente numa determinada solução aquosa, pois esta aplicação requer uma gama de frequências equivalente à gama de funcionamento do oscilador, que varia entre 10 kHz e 100 kHz. Para proceder aos cálculos, será necessário calibrar o circuito para cada frequência de trabalho incluindo a célula, determinando a função transferência para cada bloco do sistema, utilizando depois a técnica de espectroscopia de impedâncias para calcular o valor da impedância do eletrólito. Para verificar se estes cálculos estão corretos, a massa de sal adicionada à água é medida, depois é só confirmar se o resultado do sensor será igual [2]. Uma vez que a condutividade de uma solução salina depende da pressão e temperatura a que está submetida, as medições deverão ser feitas às condições de pressão e temperatura normais PTN.

7 Conclusão

Nesta tese foi realizado um oscilador linear para muito baixas (de 1 kHz até 100 kHz), sendo os resultados melhores à medida que se sobe na frequência, pelo que na prática dever-se-á utilizar o oscilador nas frequências o mais altas possível para a correspondente aplicação, de modo a se ter uma distorção menor.

Considerando apenas os resultados do esquemático, os resultados são muito satisfatórios, obtendo-se um consumo de 3.18 mW e uma THD de -32 dB a -49 dB para frequências de 1 kHz e 20 kHz respetivamente, sendo um resultado substancialmente melhor que o estado da arte [2] (-25 dB). Fornece-se então à célula uma corrente de apenas 10 nA e uma tensão sinusoidal com uma amplitude máxima de 164 μV , evitando assim a oxidação dos elétrodos. Quanto ao produto final obtido, este tem um desempenho menor, e será aceitável dependendo da substância do eletrólito analisado. Poderá ser utilizado até frequências de 1 kHz se a técnica de cálculo da condutividade do eletrólito exigir uma THD de até -17 dB , ou então, se a aplicação específica requer uma THD mínima de -25 dB como o exemplo em [2], então este oscilador tem um desempenho satisfatório para frequências acima de 10 kHz. Então, para o exemplo de aplicação tida como exemplo anteriormente que é a medição da salinidade de uma solução, este oscilador será capaz de desempenhar a função, pois as frequências de trabalho chamadas de “janela de salinidade” variam de aproximadamente 10 kHz a 100 kHz, sendo esta uma zona de funcionamento linear. Quanto ao consumo, é igual ao resultado do esquemático, e ocupa uma área de $429 \times 1200 \mu\text{m}^2$.

Se houver uma aplicação específica onde seja necessário um oscilador que trabalhe a uma frequência ainda inferior a 10 kHz, podemos alternativamente aumentar o tamanho do condensador, conseguindo então uma onda sinusoidal com uma distorção menor, evitando assim uma corrente de polarização muito baixa nos transístores do par diferencial.

Uma vez que para frequências de oscilação mais altas a amplitude mínima no sinal é maior, pode-se opcionalmente configurar o andar de saída de modo a se obter uma atenuação maior do sinal.

Como era esperado, pudemos comprovar que a degradação da performance do *layout* do circuito deve-se essencialmente às resistências parasitas, pois a mínima resistência provoca uma queda de tensão significativa tendo em conta que se está a trabalhar com sinais de amplitude reduzida.

Quanto às capacidades parasitas, estas não influenciam o comportamento do circuito porque se está a trabalhar em muito baixa frequência, pelo que se tornam desprezáveis considerando que se tem um condensador de 100 pF.

De modo a otimizar o *layout*, deve-se então equilibrar ao máximo as resistências parasitas. O projeto do *layout* foi projetado de modo a ficar o máximo equilibrado possível e para ocupar a menor área possível, no entanto, apesar de se ter usado a maior secção possível para os fios metálicos, uma solução seria compactar ao máximo os transístores do oscilador de modo a diminuir o comprimento dos fios da realimentação dos integradores. Assim, o enfoque no *layout* seria diminuir o comprimento dos fios, em especial os fios que conectam os integradores, em vez de pensar apenas na área final ocupada.

Quanto ao ruído de fase, uma vez que se está a trabalhar em baixas frequências onde o ruído de *flicker* é relevante, uma alternativa ao projeto deste oscilador seria utilizar transístores PMOS em vez de NMOS, pois os transístores PMOS têm uma transcondutância maior para uma dada relação de (W/L) e corrente, então estes teriam que ser maiores para baixar a sua transcondutância.

Referências

- [1] “Proteus.” [Online]. Available: <http://www.proteus-sensor.eu/>. [Accessed: 23-Sep-2016].
- [2] N. Revanna, “Low frequency sinusoidal oscillator for impedance spectroscopy,” The University of Texas at Austin, 2014, tese de mestrado.
- [3] A. Hyldgard, O. Hansen, and E. V. Thomsen, “Fish & chips: single chip silicon mems ctdl salinity, temperature, pressure and light sensor for use in fisheries research,” in *18th IEEE International Conference on Micro Electro Mechanical Systems*, 2005, pp. 303–306.
- [4] L. B. Oliveira, J. R. Fernandes, I. M. Filanovsky, C. J. M. Verhoeven, and M. M. Silva, *Analysis and Design of Quadrature Oscillators*. Springer Netherlands, 2008.
- [5] A. Hyldgard, D. Mortensen, K. Birkelund, O. Hansen, and E. V. Thomsen, “Autonomous multi-sensor micro-system for measurement of ocean water salinity,” *Sensors Actuators, A Phys.*, vol. 147, no. 2, pp. 474–484, 2008.
- [6] F. Scholz, Ed., *Electroanalytical Methods: Guide to Experiments and Applications*, 2nd ed. Springer-Verlag Berlin Heidelberg, 2010.
- [7] Z. Stojek, “The Electrical Double Layer and Its Structure,” in *Electroanalytical Methods: Guide to Experiments and Applications*, F. Scholz, Ed. Springer, 2010, pp. 3–9.
- [8] L. Orozco, “Synchronous Detectors Facilitate Precision , Low-Level Measurements,” *Analog Dialogue*, vol. 48, no. 11, pp. 1–5, 2014.
- [9] A. J. Hinton and B. Sayers, “Impedance Measurement Techniques: Sine Correlation,” *Solartron*, pp. 1–4, 1998.
- [10] E. J. R. Ortigueira, “A Combined LNA-Oscillator-Mixer For Biomedical Applications,” Faculdade de Ciências e Tecnologia, 2011, tese de mestrado.
- [11] Adrio Communications Ltd, “Quality Factor / Q Factor Tutorial.” [Online]. Available: <http://www.radio-electronics.com/info/formulae/q-quality-factor/basics-tutorial.php>. [Accessed: 01-Sep-2016].
- [12] J. T. R. C. S. Ferreira, “2.41 GHz ISM Receiver,” Instituto Superior Técnico, 2014, tese de mestrado.
- [13] T. Tille, J. Sauerbrey, M. Mauthe, and D. Schmitt-Landsiedel, “Design of low-voltage MOSFET-only /spl Sigma//spl Delta/ modulators in standard digital CMOS technology,” *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 51, no. 1, pp. 96–109, 2004.
- [14] B. Van Zeghbroeck, “Chapter 6: MOS Capacitors,” 2004. .
- [15] D. K. Shedje, D. A. Itole, M. P. Gajare, and P. W. Wani, “A CMOS Source Follower and Super Source Follower,” *Proc. Int. Conf. Adv. Electr. Electron.*, no.

- 5, pp. 63–66, 2012.
- [16] D. Shmilovitz, “On the Definition of Total Harmonic Distortion and Its Effects on Measurement Interpretation,” *IEEE Trans. Power Deliv.*, vol. 20, no. 1, pp. 526–528, 2005.

